

# 模拟锁相环（PLL）实验

---

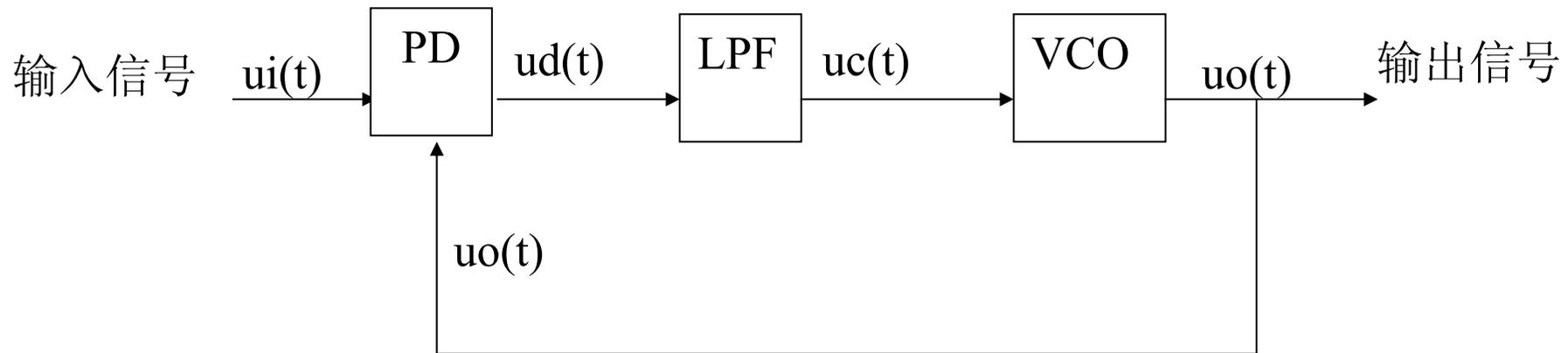
北京大学电子学系

[Mingke.dong@pku.edu.cn](mailto:Mingke.dong@pku.edu.cn)

2010.06.03

# 0、锁相环（PLL）简介

## ■ PLL（Phase Locked Loop）组成



**PD（鉴相器）** ——产生和相位误差有关的电压 $u_d(t)$

**LPF（环路低通滤波器）** ——对误差进行滤波处理得电压 $u_c(t)$

**VCO（压控振荡器）** ——产生本地振荡波形

PLL是一种相位负反馈系统,PD判定的相位误差信息能调节VCO输出,使得VCO输出和PLL输入的相位误差恒定(当然此时频率和输入相同).此时,锁相环处于稳定的工作常态.



## 0、PLL简介

---

- 当输入为 $u_i(t)$ ,  $u_o(t)$ 为正弦波的典型情况时，频率很接近的时候，有如下情况：

$$u_i(t) = \sin(\omega t)$$

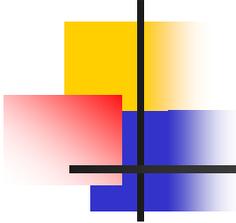
$$u_o(t) = \cos(\omega t + \theta(t))$$

可以看作两个波形只有相位差

PD: 输出含  $K_d * \sin(\theta(t)) \rightarrow K_d \theta(t)$

LPF: 一定的延迟调整作用，一阶PLL的

LPF用全通系统。



## 0、PLL简介

---

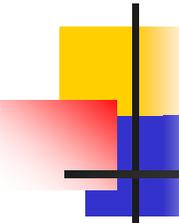
- 而 $V_{ctrl} = K_d * \theta(t)$ 经LPF对VCO的相位进行调整，VCO相当于对控制电压进行积分。Vctrl对相位积累进行干预，也就是调整VCO输出相位关于输入相位的超前滞后关系。
- PLL相位反馈调整机制下，当 $u_o(t)$ 的相位偏超前就可被调整得滞后，偏滞后就被调得超前。
- 最终,能使得PD二输入 $u_o(t)$ 和 $u_i(t)$ 的相位关系固定,即 $\theta(t)$ 近似为常数，二者频率相等。此时锁相环进入锁定状态。



# 0、PLL简介

---

- 学习方式:
- 定性理解:相位反馈控制系统,可能能使得PLL锁定。从一阶环了解原理。
- 工程角度理解:参见相图。
- 原理分析: 参见解析式分析。



# 1、PLL应用和研究意义

---

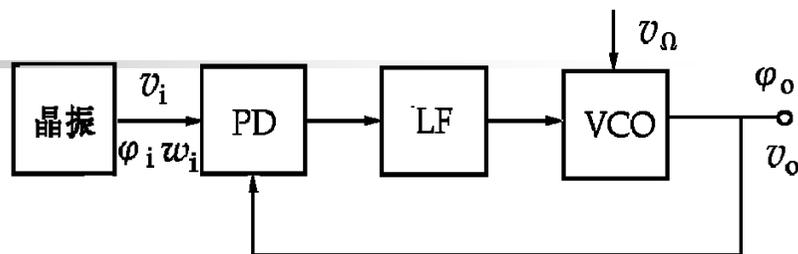
## ➤ PLL应用

- 锁相技术是通信、导航、广播与电视通信、仪器仪表测量、数字信号处理及国防技术中得到广泛应用的一门重要的实用自动反馈控制技术。
- 在通信范围内，锁相技术主要用于频率变换调制、解调、混频、倍频与分频、同步检波、自动频率调谐跟踪以及频率合成。

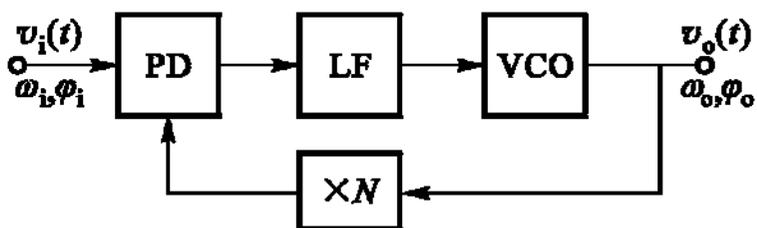
# 1、PLL应用和研究意义

## ➤ PLL应用

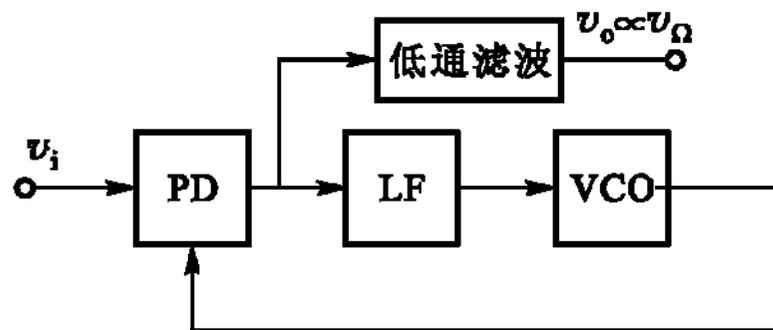
锁相调频



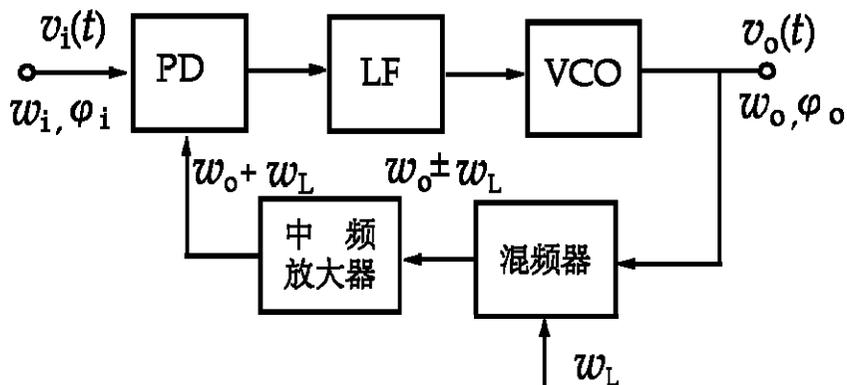
锁相分频



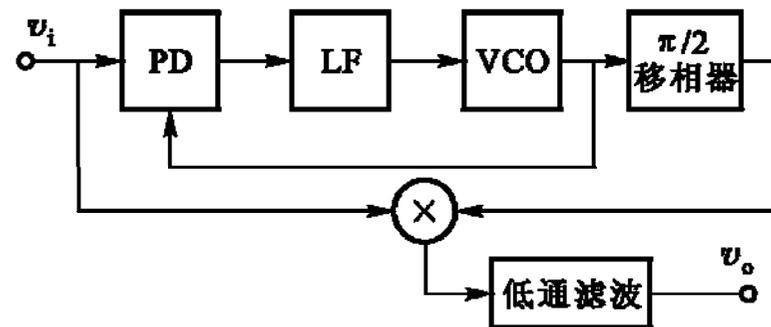
鉴频、鉴相

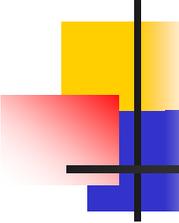


锁相混频  
(频率合成)



锁相同步检波





# 1、PLL应用和研究意义

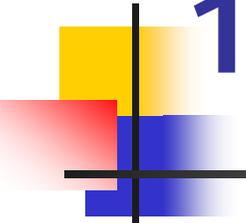
---

## ➤ PLL研究意义

锁相环具有以下优点：

- 1.具有频率准确跟踪性能
- 2.具有良好窄带高频跟踪性能（载波跟踪型PLL）
- 3.具有良好门限效应
- 4.易集成化，数字化

随着锁相环朝集成化、多用化、数字化方向的深入发展，该技术大大推动了数字通信、卫星通信等的进步。



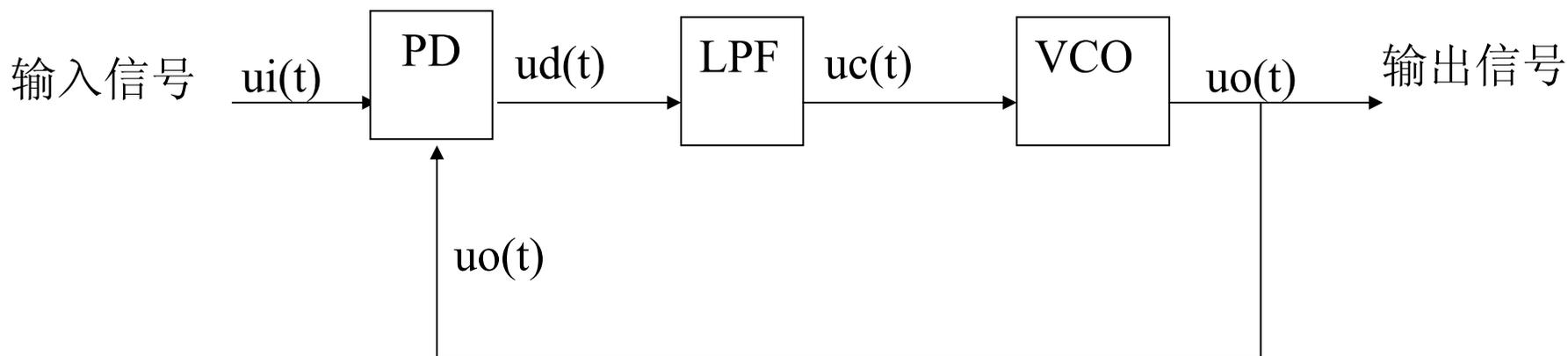
# 1、PLL应用和研究意义

---

- 本实验目标：  
初步掌握**PLL**应用技术。  
从实验（现象观察和测量）角度学习**PLL**技术。  
了解**PLL**分析方法。

## 2、PLL实验原理

### 2.1、PLL的部件



**PD**（鉴相器）——硬件或复杂算法,产生误差电压 $u_d(t)$

**LPF**（环路低通滤波器）——产生控制电压 $u_c(t)$

**VCO**（压控振荡器）——产生瞬时输出频率

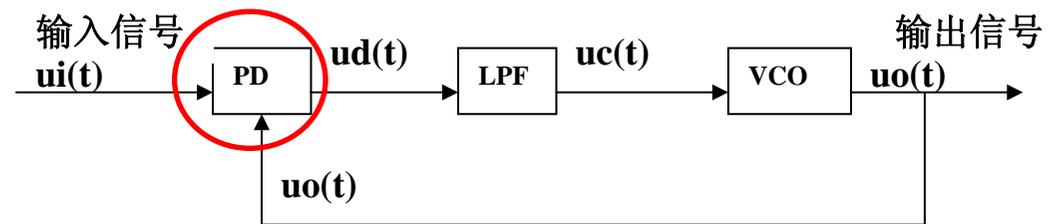
注意:研究角度为相位反馈,不同点电压波形只是不同的相位信息载体.

## 2.1、PLL的部件

### 2.1.1、鉴相器PD

$$u_i(t) = U_i \sin(\omega_i t + \theta_i(t))$$

$$u_o(t) = U_o \cos(\omega_o t + \theta_o(t))$$



$$u_d(t) = \frac{1}{2} K_m U_i U_o \sin((\omega_i - \omega_o)t + (\theta_i(t) - \theta_o(t))) \quad , \quad K_m \text{为常数因子}$$

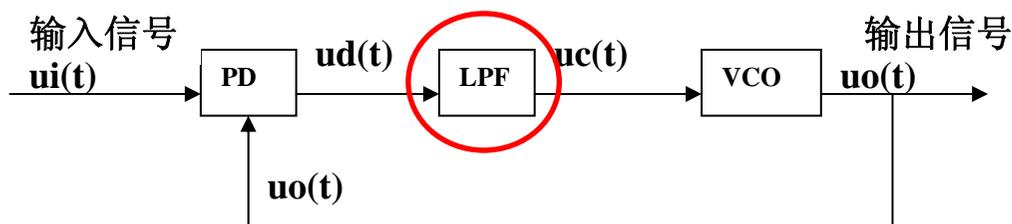
$$\theta_e(t) = (\omega_i - \omega_o)t + (\theta_i(t) - \theta_o(t))$$

$$u_d(t) = \frac{1}{2} K_m U_i U_o \sin \theta_e(t)$$

$$u_d(t) = \frac{1}{2} K_m U_i U_o \theta_e(t) \quad \text{当} \sin \theta_e(t) = \theta_e(t), \quad \text{可进行线性分析 (s域分析)}$$

## 2.1、PLL的部件

### 2.1.2、环路低通滤波器LPF

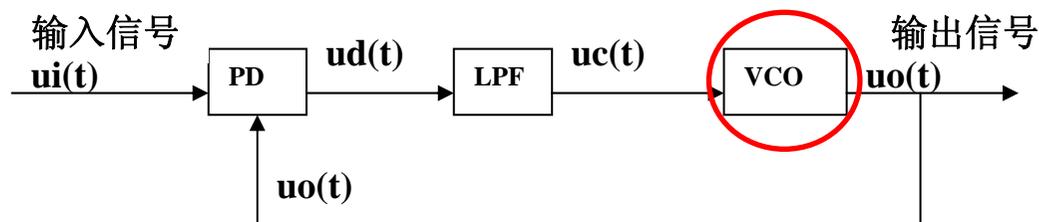


- 实际鉴相器输出：和频分量和差频分量  
差频分量体现输入输出的相位差  
和频分量是无用的，可用低通滤波器削弱  
LPF也影响环路行为。

## 2.1、PLL的部件

### 2.1.3、压控振荡器VCO

$$\omega_o(t) = \omega_o + k_o u_c(t)$$

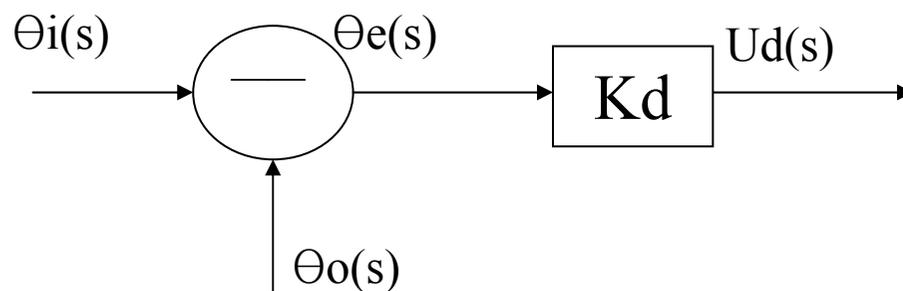


(其中,  $K_o$ 被称为压控灵敏度, 其单位是 $(\text{rad/s})/\text{V}$ )

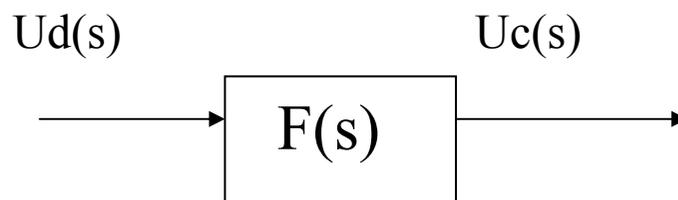
控制电压 $u_c(t)$ 在压控振荡器的线性区域内, 在锁相环的环路中, 通过改变VCO的输出频率 $\omega_o(t)$ , 来改变鉴相器的输入之一 $u_o(t)$ 的瞬时相位 $\theta_o(t)$ , 使 $\omega_o(t)$ 逐渐逼近 $\omega_i(t)$ , 实现频率的锁定。

$$\text{瞬时相位: } \theta_o(t) = \int_0^t \omega_o(t) dt = \omega_o t + k_o \int_0^t u_c(t) dt$$

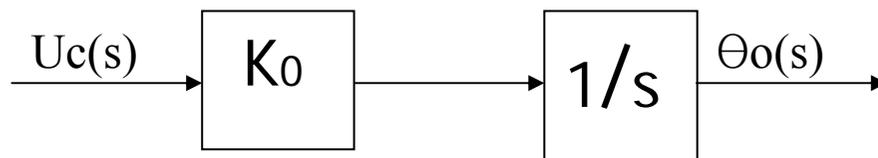
## 2.2、环路线性系统模型分析



鉴相器线性模型

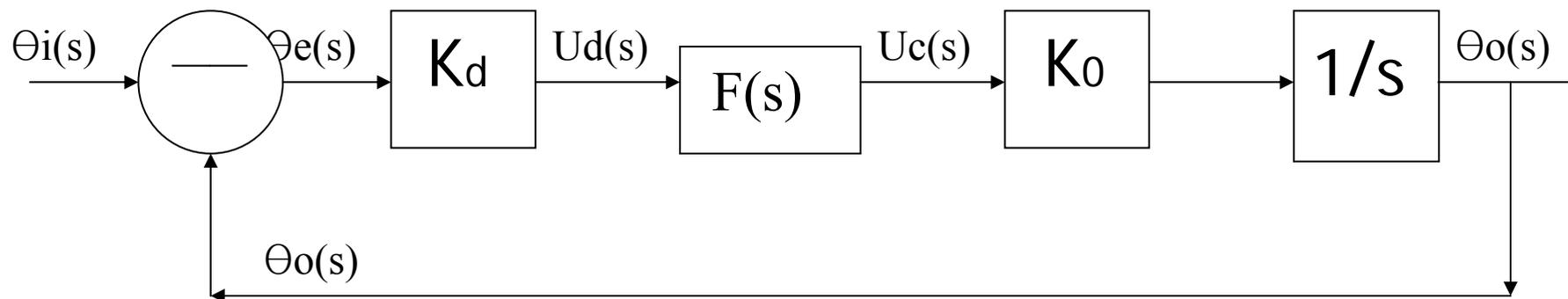


低通滤波器模型



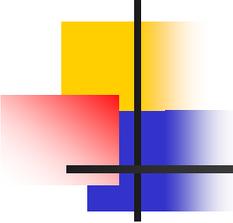
压控振荡器模型

## 2.2、环路线性系统模型分析



环路的基本方程为  $\theta_o(s) = K_d[\theta_i(s) - \theta_o(s)]F(s)\frac{K_o}{s}$

闭环传输函数为  $H(s) = \frac{\theta_o(s)}{\theta_i(s)} = \frac{K_d K_o F(s)}{s + K_d K_o F(s)} = \frac{KF(s)}{s + KF(s)}$



## 2.3、一阶锁相环特性的理论分析

- 闭环传输函数为 
$$H(s) = \frac{\theta_o(s)}{\theta_i(s)} = \frac{K_d K_o F(s)}{s + K_d K_o F(s)} = \frac{KF(s)}{s + KF(s)}$$

若环路中没有**LPF**，即全通。则 **$F(s)=A$** ，**A**为常数，该锁相环为一阶锁相环。

### (1) 频率特性

当 **$F(s)=A$** 时，闭环传输函数为： **$H(s)=AK/(s+AK)$**

可见，其频率特性与一阶低通滤波器相似。

## 2.3、一阶PLL特性的理论分析

### (2) 环路的锁定

由闭环传输函数得  $\frac{\theta_e(s)}{\theta_i(s)} = 1 - \frac{\theta_o(s)}{\theta_i(s)} = \frac{S}{S+AK}$  即  $s\theta_e(s) + AK\theta_e(s) - s\theta_i(s) = 0$

作Laplace反变换得  $\frac{d\theta_e(t)}{dt} + AK\theta_e(t) - \frac{d\theta_i(t)}{dt} = 0$

$$\text{其中, } \frac{d\theta_i(t)}{dt} = \frac{d[\omega_i t + \theta_i - \omega_o t]}{dt} = \omega_i - \omega_o = \Delta\omega$$

也可以独立推导出:  $\frac{d\theta_e(t)}{dt} + AK\sin\theta_e(t) - \Delta\omega = 0$

当环路锁定时, 瞬时频差为0, 即环路锁定条件为  $\frac{d\theta_e(t)}{dt} = 0$

此时,  $|\Delta\omega| = |AK\sin\theta_e(t)| \leq AK$

故环路锁定条件为: 初始频差小于环路可控制的频差即**AK**。

当初始频差大于控制频差时, 环路失锁。

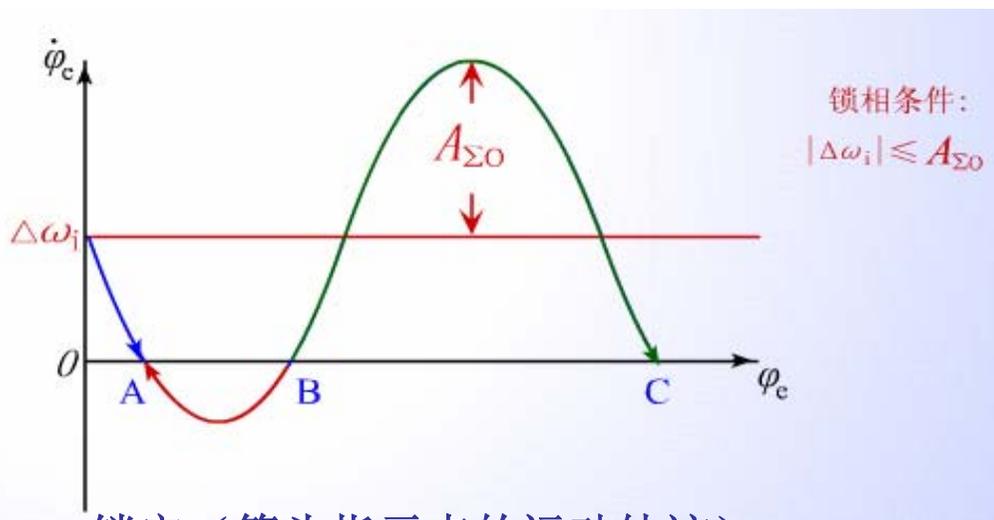
可见, 一阶锁相环捕获带为**2AK**

## 2.3、一阶PLL特性的理论分析

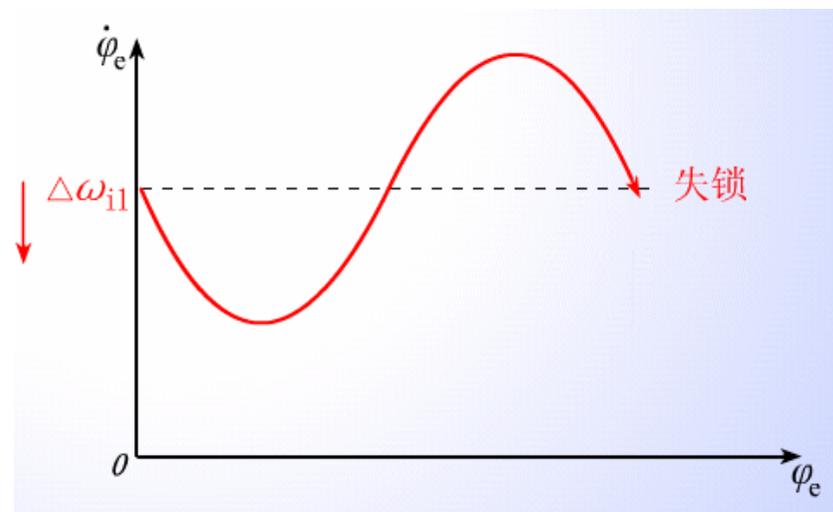
### ■ 相图

锁相环路从信号加入到锁定的过程是捕捉过程，它是非线性过程，工程上广泛采用相图法分析。

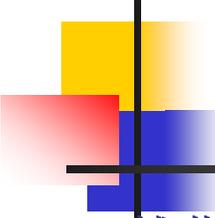
按初始条件在以  $\phi_e(t)$  为横坐标，  $\dot{\phi}_e$  为纵坐标的相平面内描出相点移动的轨迹图称为相图 [一阶环相图.swf](#) [一阶环频率牵引.swf](#)。



锁定（箭头指示点的运动轨迹）



失锁



## 2.4、锁相环的指标

### ■ 捕获带

能使锁相环从VCO处于固有振荡频率 $\omega_0$ 的失锁状态进入锁定状态的输入信号的频率范围称为捕获带。

### ■ 同步带

在锁相环已锁定的情况下，输入信号的频率 $\omega_i$ 在一定范围内变化时，锁相环能够跟踪输入信号的频率变化，超出这个范围，锁相环就无法跟踪输入而失锁，这个频率范围就称为同步带。同一个锁相环的同步带不小于捕获带。

### ■ 快捕带

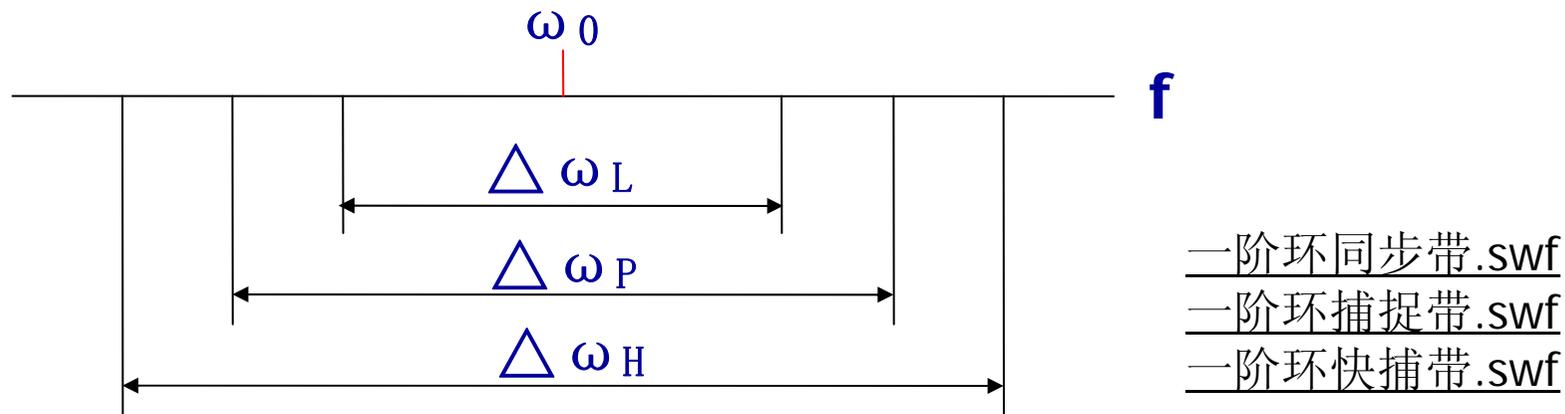
当输入信号的频率 $\omega_i$ 与VCO的固有振荡频率 $\omega_0$ 相差较小时， $u_i(t)$ 、 $u_c(t)$ 的相位差 $\theta_e$ 的变化不跨越 $2\pi$ 范围就能使锁相环锁定，这个频率范围就称为快捕带。一般不大于捕获带。在这个范围内，锁相环入锁速度快。

### ■ 捕获时间

外来信号开始作用于锁相环到锁相环锁定所需要的时间，锁定状态可以规定为频率偏差小于一定数值。捕获时间和被测输入频率与VCO当前频率的偏差有关。

## 2.4、锁相环的指标

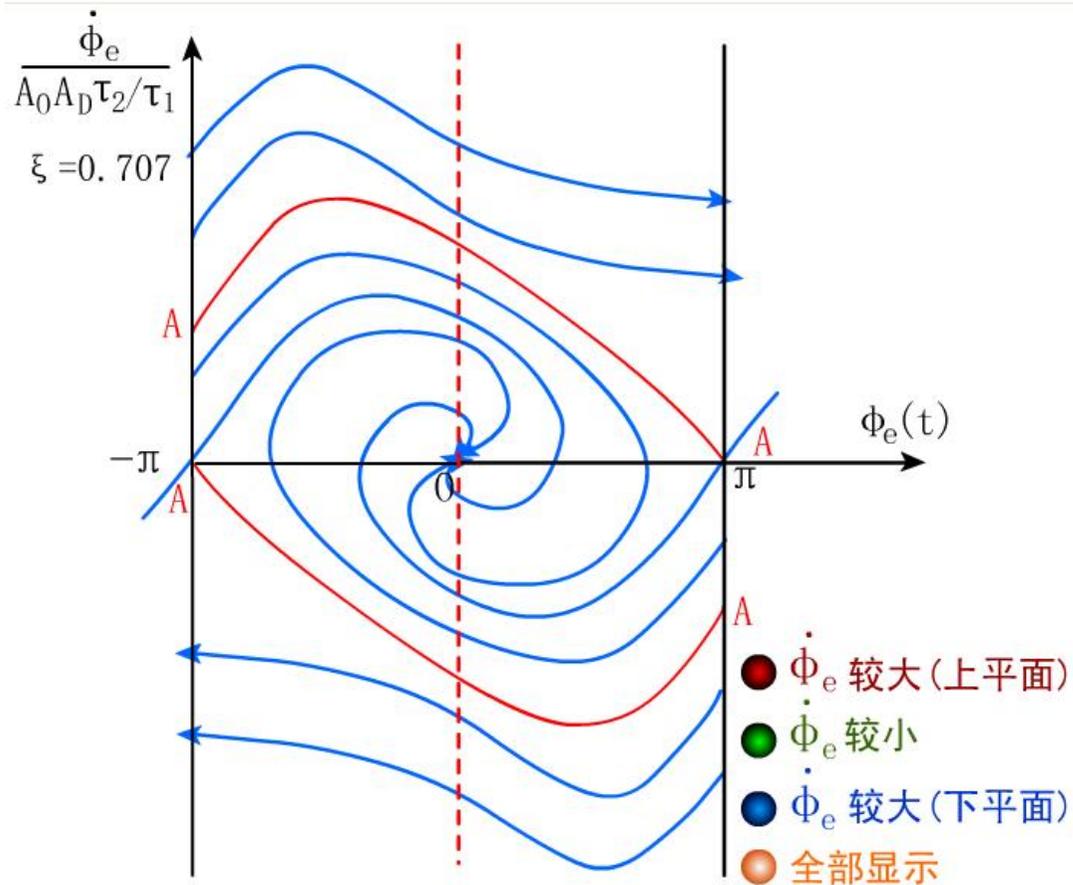
捕捉带 $\Delta\omega_p$ ，同步带 $\Delta\omega_H$ ，快捕带 $\Delta\omega_L$ 和VCO中心频率 $\omega_0$ 的关系



- 测试捕获带——从输入远离VCO中心频率的频率（分低和高频率）开始，向中心频率搜索，到锁定的边界频率（动画1）（动画2）
- 测试同步带——从已经锁定的频率开始，向远离中心频率（分低和高频率）的范围搜索，到不能锁定的频率边界
- 对于一阶环路 $\Delta\omega_H = \Delta\omega_P = \Delta\omega_L$

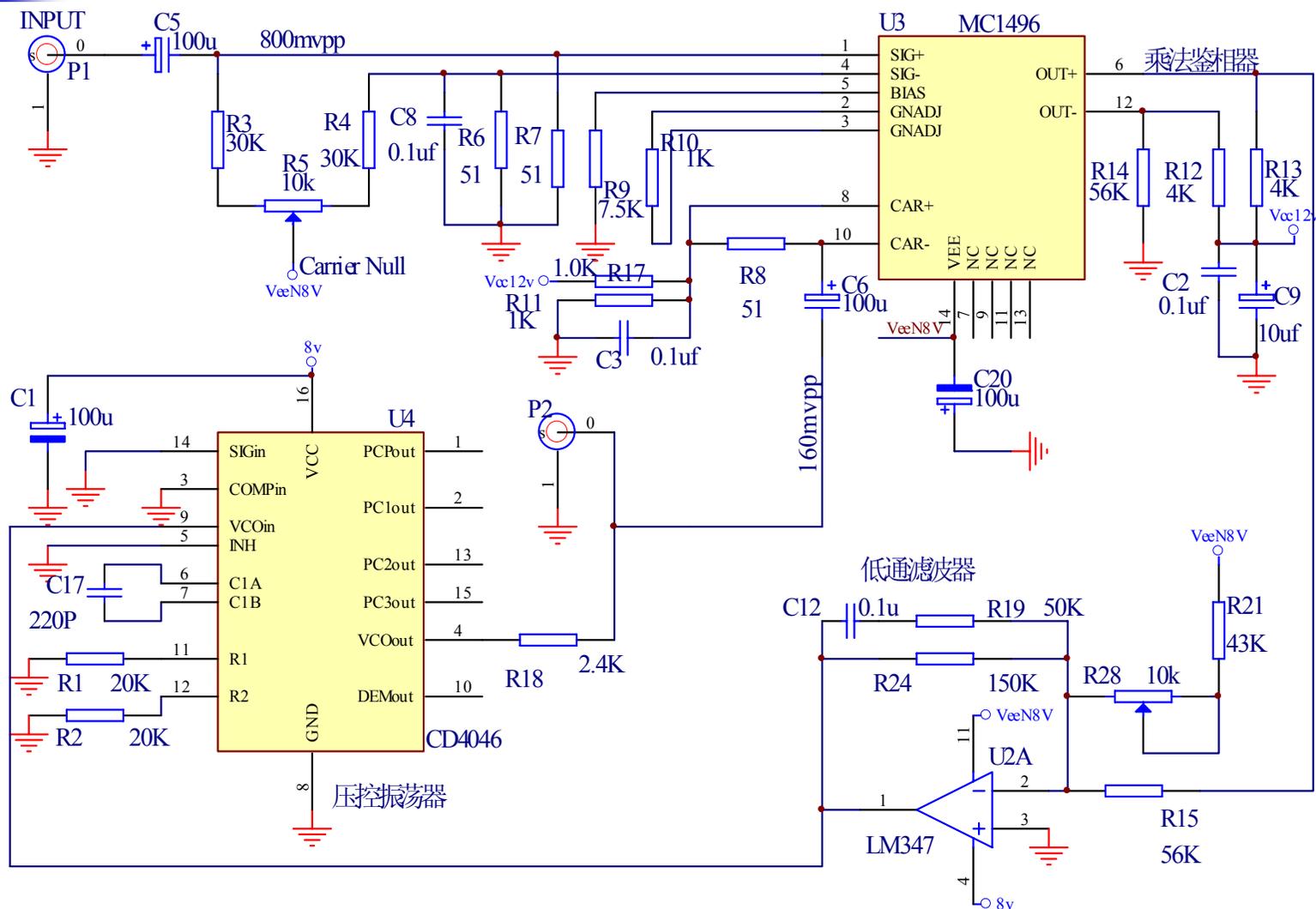
## 2.4、锁相环的指标

二阶理想积分器LPF PLL相图,频率牵引AA外,和相位牵引AA内.

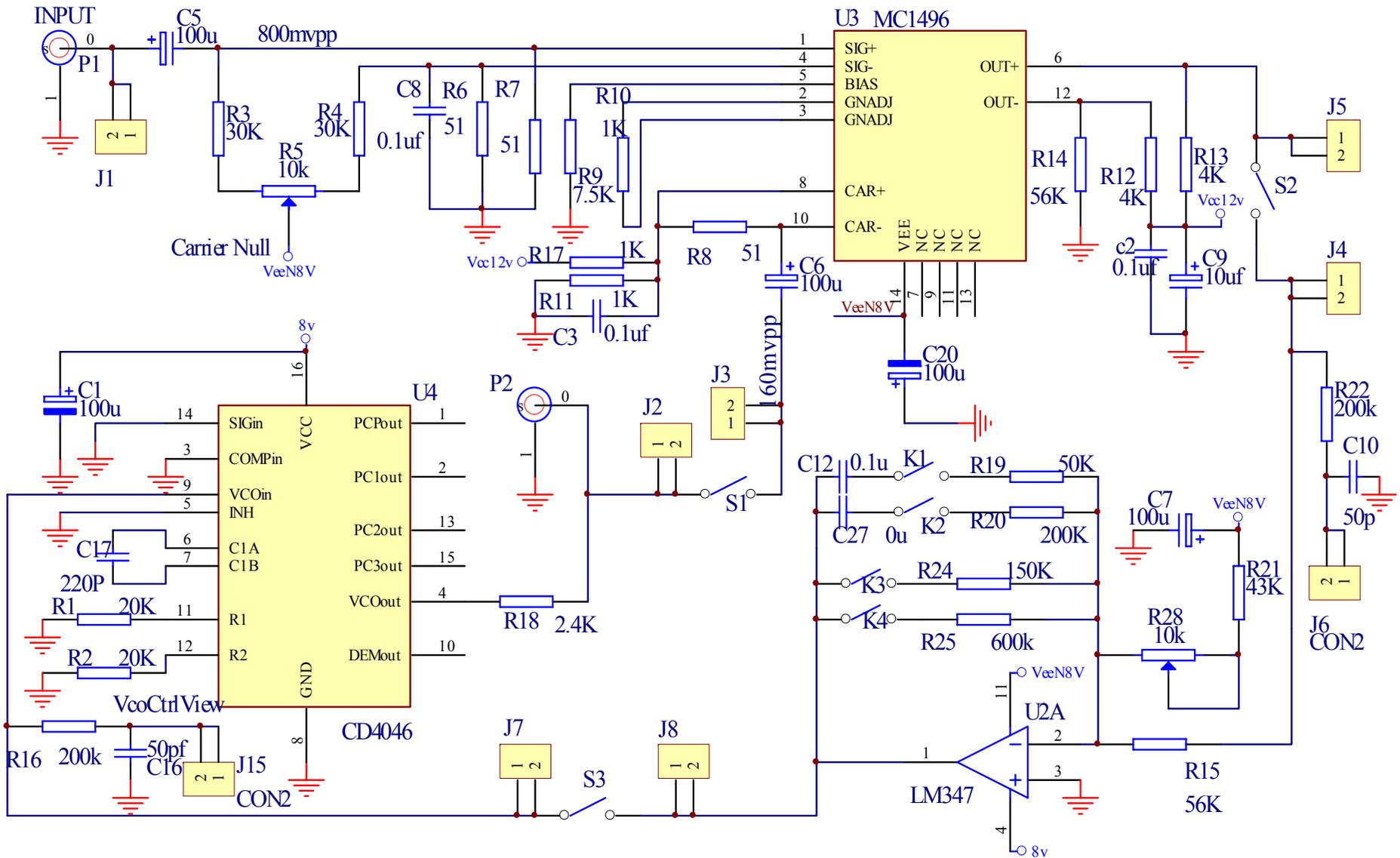


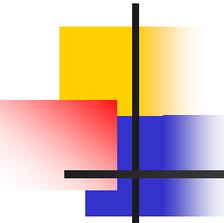
二阶PLL锁定过程相图例子.SWF

## 2.5、本实验用到的锁相环电路介绍



## 2.5、本实验用到的锁相环电路介绍





## 2.5、本实验用到的锁相环电路介绍

---

### ■ 电路说明

- 本电路是二阶锁相环，如果将滤波器部分的电容**C12**去掉，就可以得到一阶锁相环。可以分别实验。

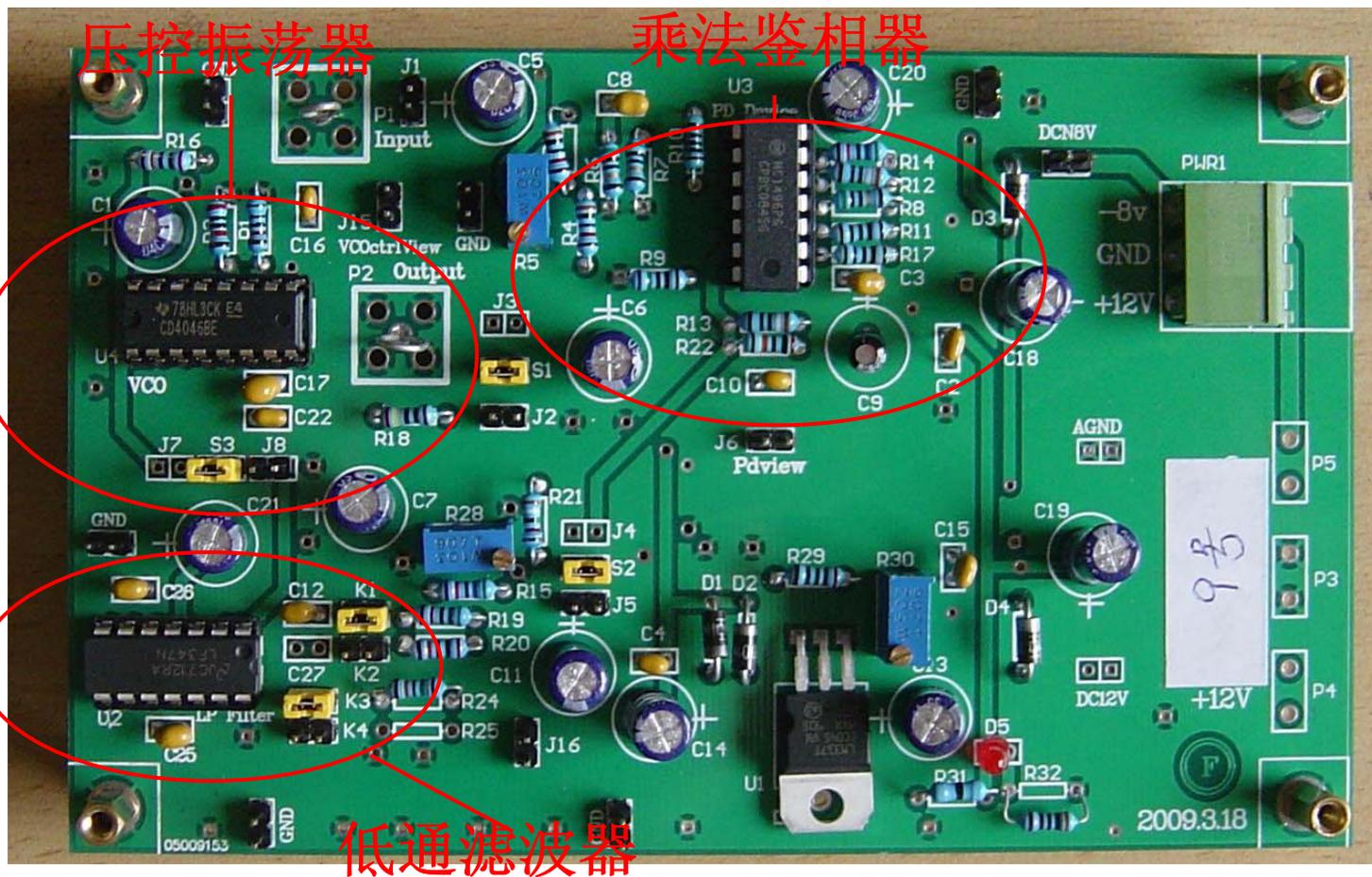
- **CD4046**——压控振荡器，**输出为方波**

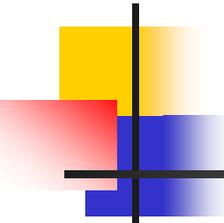
**MC1496**——乘法鉴相器

**LF347** —— 有源低通滤波器或者直通放大系统

# 3、实验内容

## 3.1、实验电路板

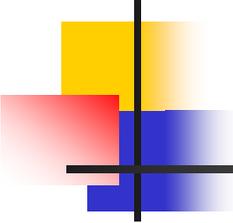




## 3.2、电源连接说明

---

- VCO测试实验：电源一个通道连12v，而-8v不接。另一个通道做0到7v控制VCO的压控用。
- VCO以后实验：12v,-8v要万用表量，不可以碰旋钮导致电源电压有少许改变。电源改变影响测试指标。

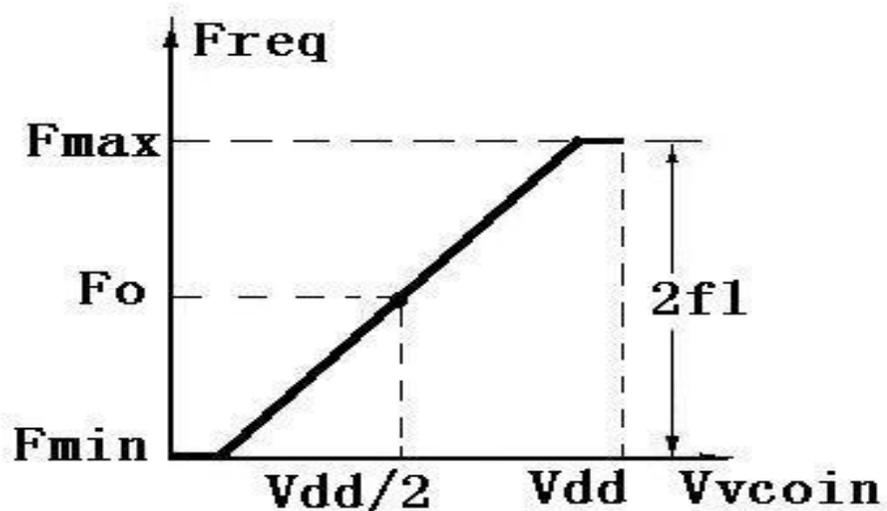


## 3.3、VCO测试

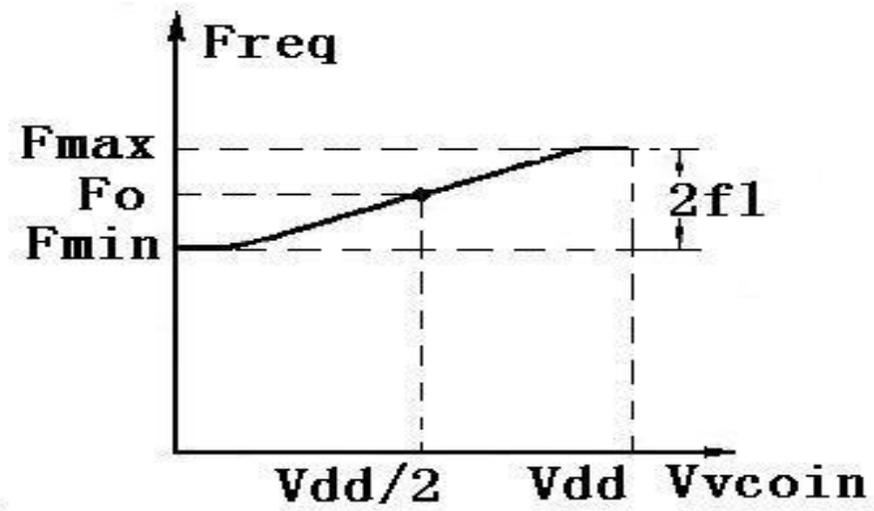
---

- 电源只连**12v**，然后给另一个通道**0到7v**控制
- 测试**Fvco – vctrl**曲线，变化范围达到**100Khz**以上
- 典型地，**0到1v**频率变化很小约为**f<sub>l</sub>**，而**7v**以上变化很小约为**f<sub>h</sub>**，
- 可以求得中心频率为**f<sub>l</sub>/f<sub>h</sub>**，大约对应**Vctrl** 为**3.5v**，所以**VCO**压控曲线单调，但非直线

## 3.3、VCO测试



(A)  $R2 = \infty$



(B)  $R2 = 20K$

## 3.4、乘法器

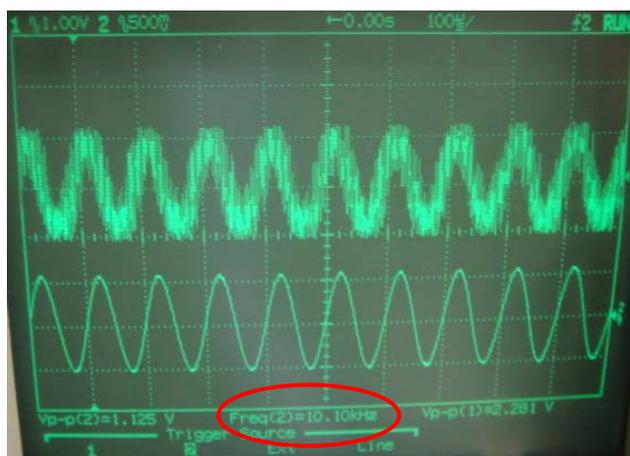
- 此后电源+12v, -8v都接上

(1) 乘法器用到两个信号源390kHz正弦波和400kHz 正弦波



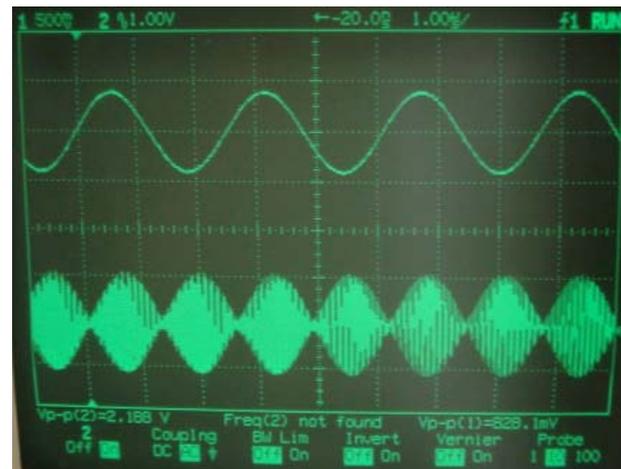
结果差频为10.00kHz

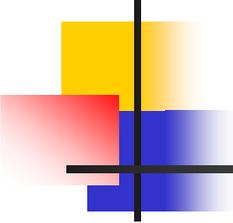
(2) 乘法器用到两个信号源390kHz正弦波和400kHz方波



结果差频为10.10kHz

(3) 乘法器用到一个信号源和输出,如10kHz和400kHz输入频差大DSB调制效果





## 3.4、乘法器PD特性体现

- 一阶段PLL锁定典型情况研究

$$\frac{d\theta_e(t)}{dt} + AK\sin\theta_e(t) - \Delta\omega = 0$$

$$\frac{d\theta_e(t)}{dt} = 0, \text{When PLL is Locked.}$$

$$AK\sin\theta_e(t) - \Delta\omega = 0$$

$$\sin\theta_e(t) = \Delta\omega / (AK)$$

$$\omega_i = \omega_{\text{lockmax}} \quad \Delta\omega = AK \quad \theta_e(t) = \pi/2$$

$$\omega_i = \omega_0 \quad \Delta\omega = 0 \quad \theta_e(t) = 0$$

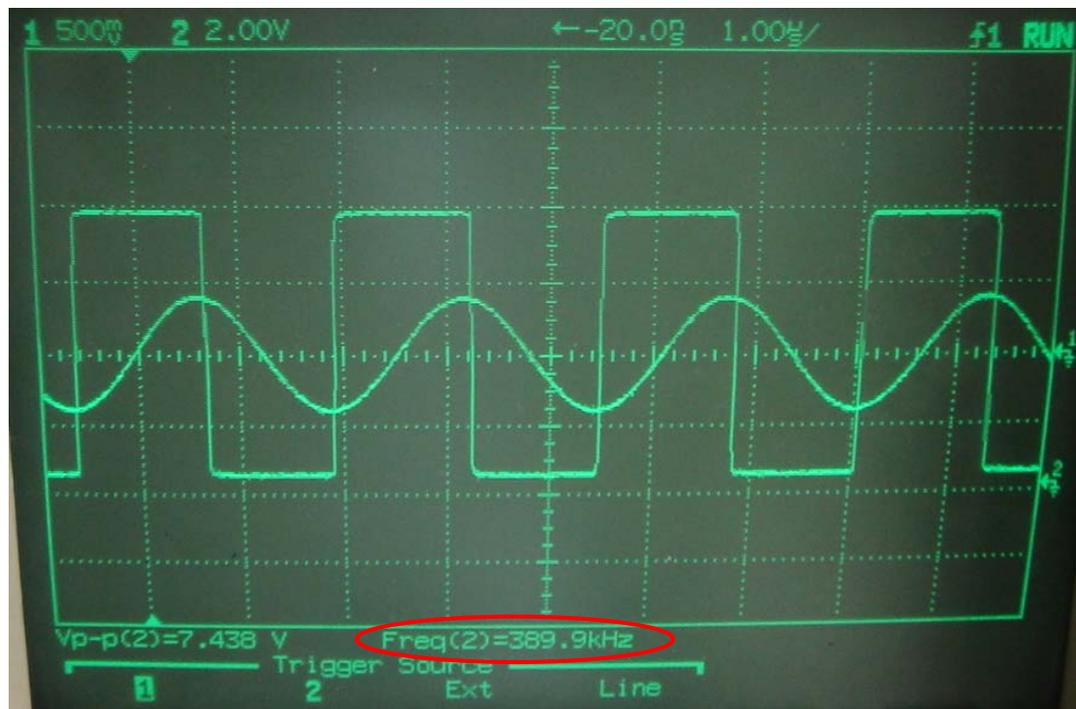
$$\omega_i = \omega_{\text{lockmin}} \quad \Delta\omega = -AK \quad \theta_e(t) = -\pi/2$$

## 3.4、乘法器PD特性体现

- 一阶段PLL锁定典型情况研究

(1) 一阶环锁定中心频率输入时候

$\theta_{e0} = 0$

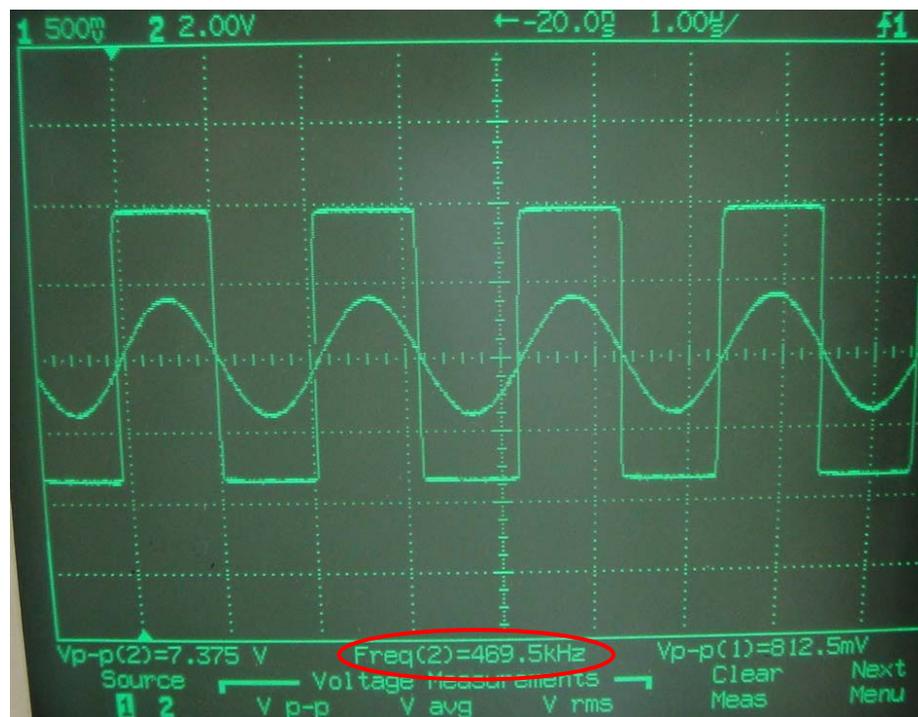
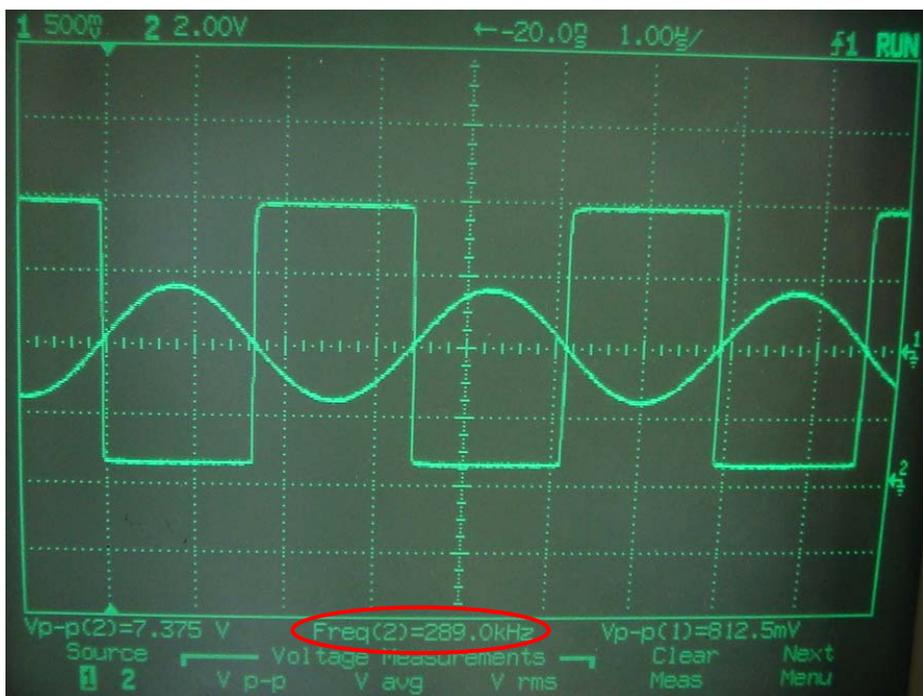


## 3.4、乘法器PD特性体现

(2) 一阶环锁定最低输入频率      (3) 一阶环锁定最高输入频率

$\theta = -\pi/2$

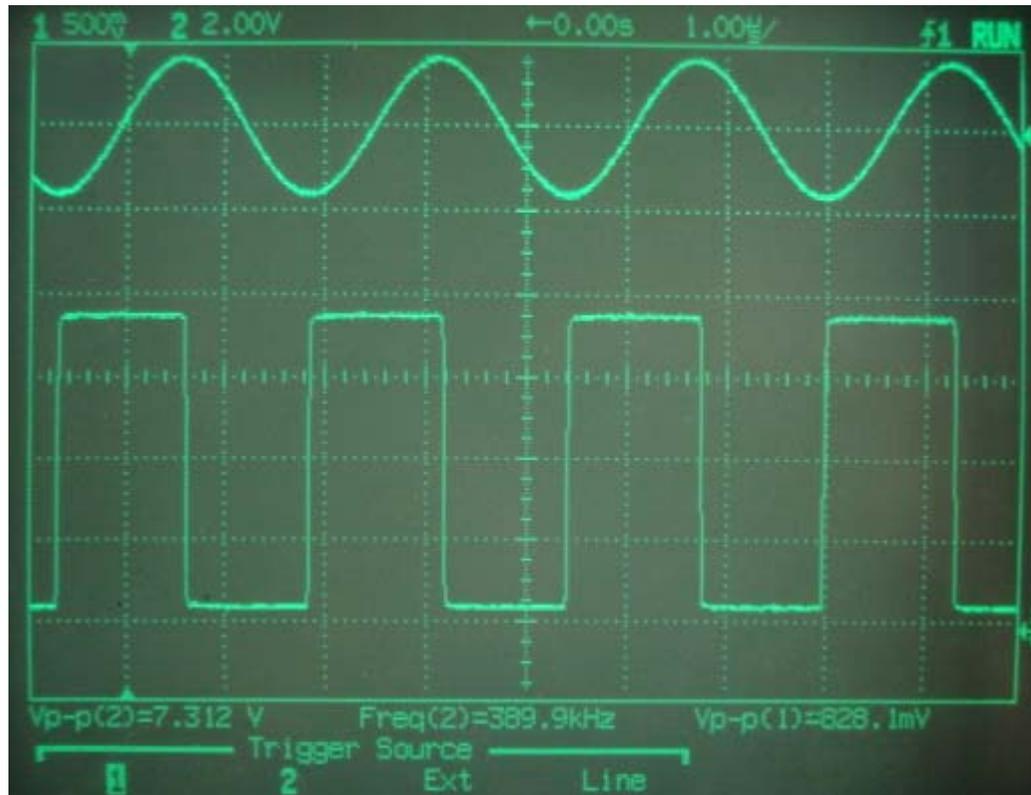
$\theta = \pi/2$



## 3.5、PLL捕获和没有捕获的特征

### ■ 捕获入锁特征1

输入390kHz正弦波，VCO输出波形



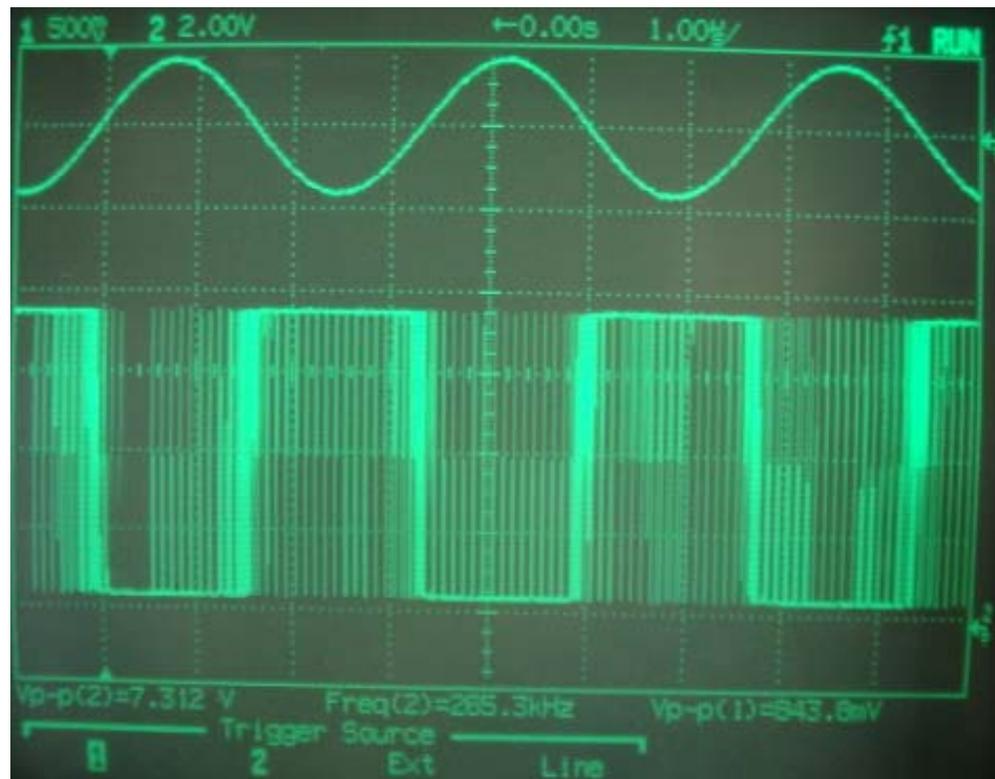
两个波形同步：输入和本振频率相等，相位固定

## 3.5、PLL捕获和没有捕获的特征

### ■ 不捕获入锁特征1

输入290kHz正弦波，VCO输出波形

290kHz同步带下边界。  
注意：擦边频点，PLL电源等漂移变化以后，失锁特征出现

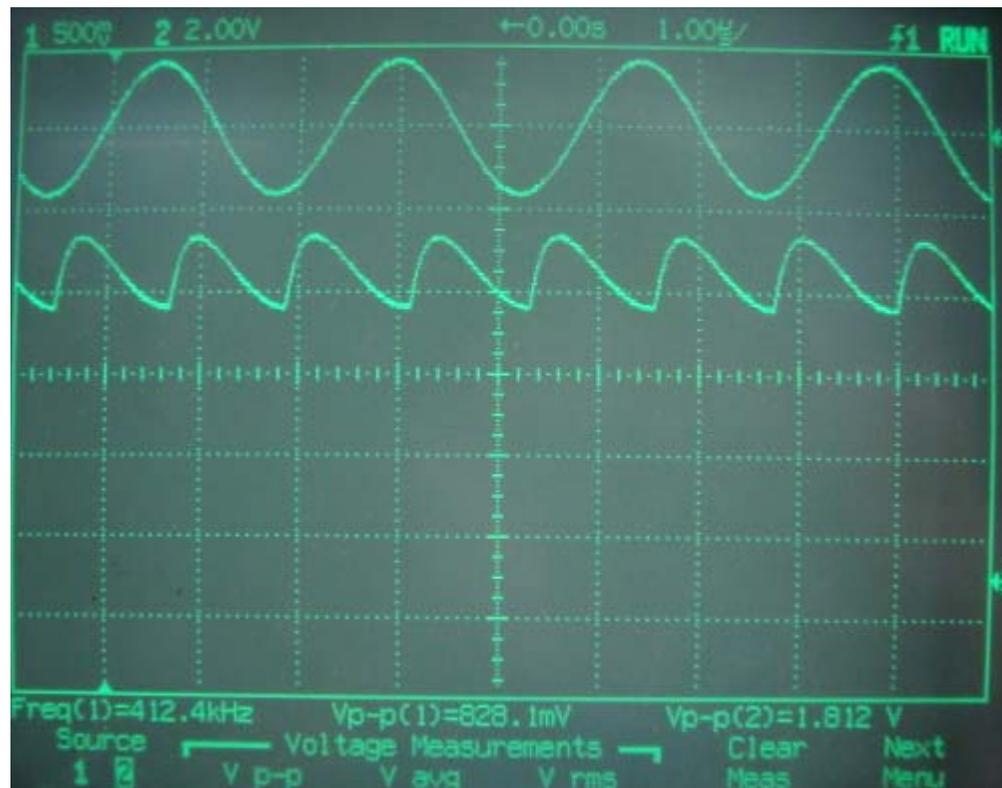


两个波形不同步：输入和本振频率不相等，相位不固定

## 3.5、PLL捕获和没有捕获的特征

- 捕获入锁特征2

输入freq=410kHz J1 VS J4

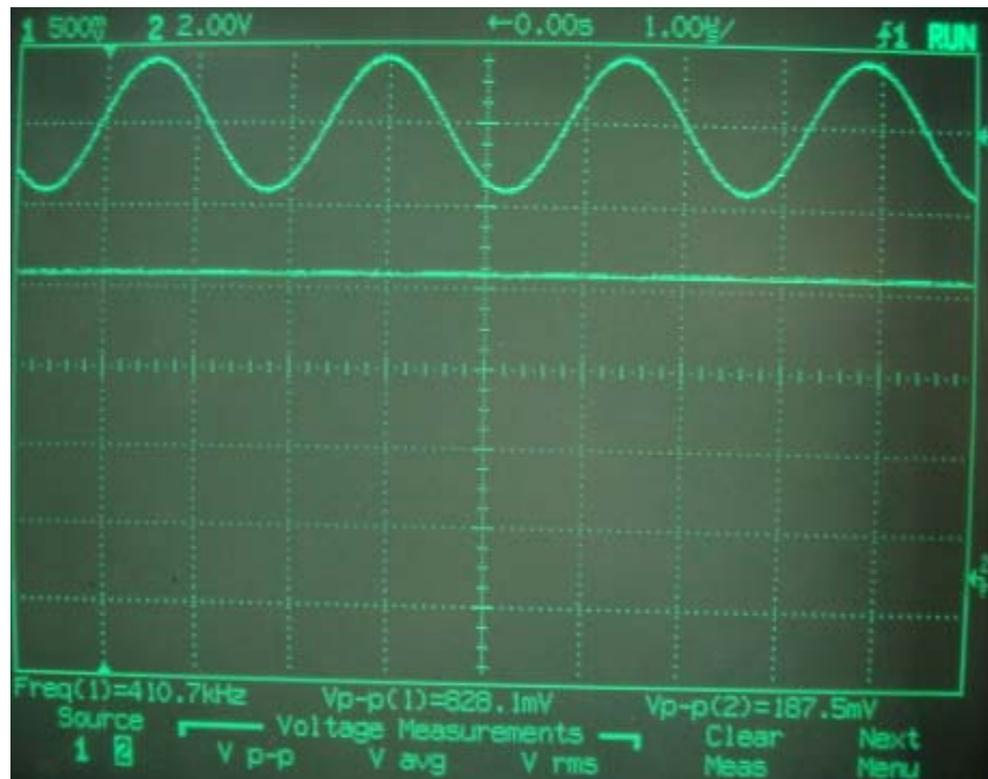


乘法器输出J4没有差拍状态

## 3.5、PLL捕获和没有捕获的特征

- 捕获入锁特征2

输入freq=410kHz J1 VS J6

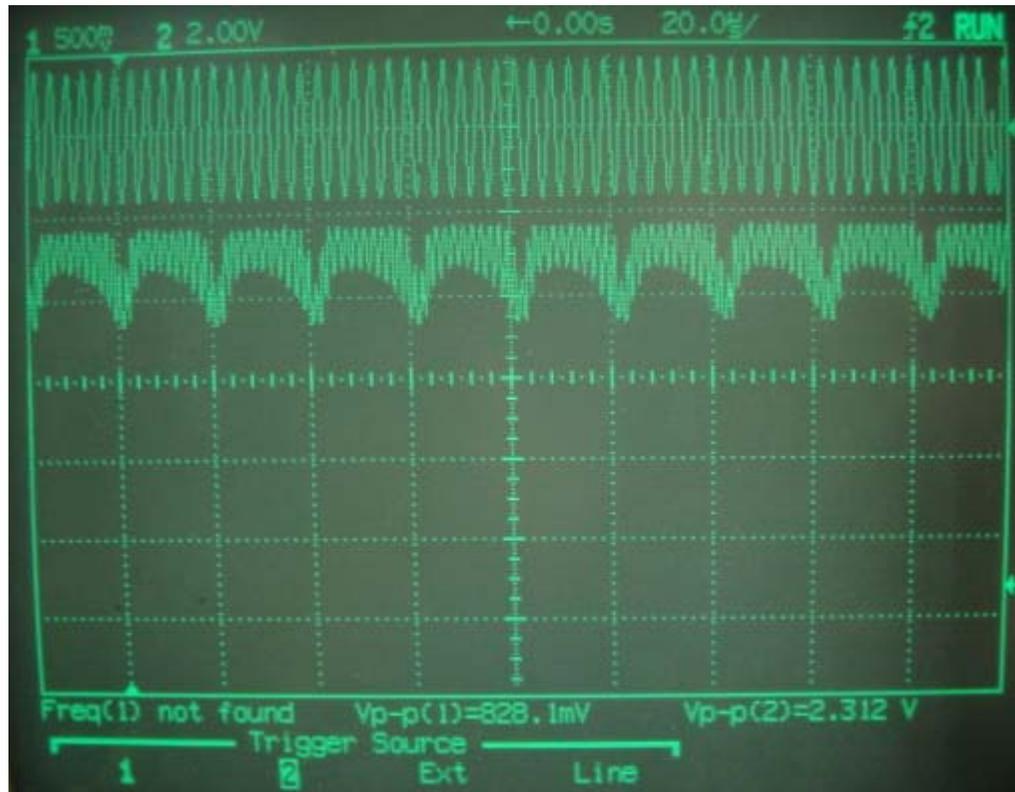


乘法器输出J6没有差拍状态

## 3.5、PLL捕获和没有捕获的特征

- 不捕获入锁特征2

输入freq=? kHz J1 VS J4

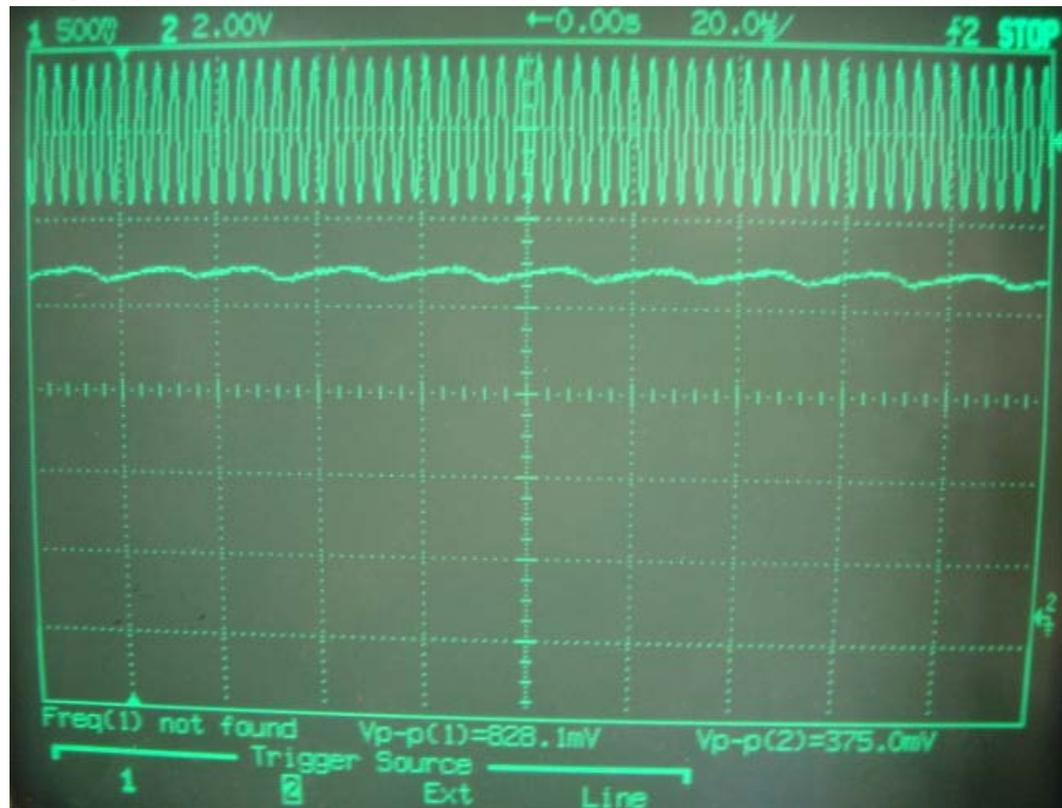


乘法器输出J4的差拍状态

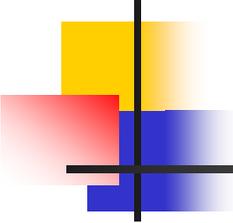
## 3.5、PLL捕获和没有捕获的特征

- 不捕获入锁特征2

输入 **freq=? kHz** J1 VS J6



乘法器输出J6差拍状态明显

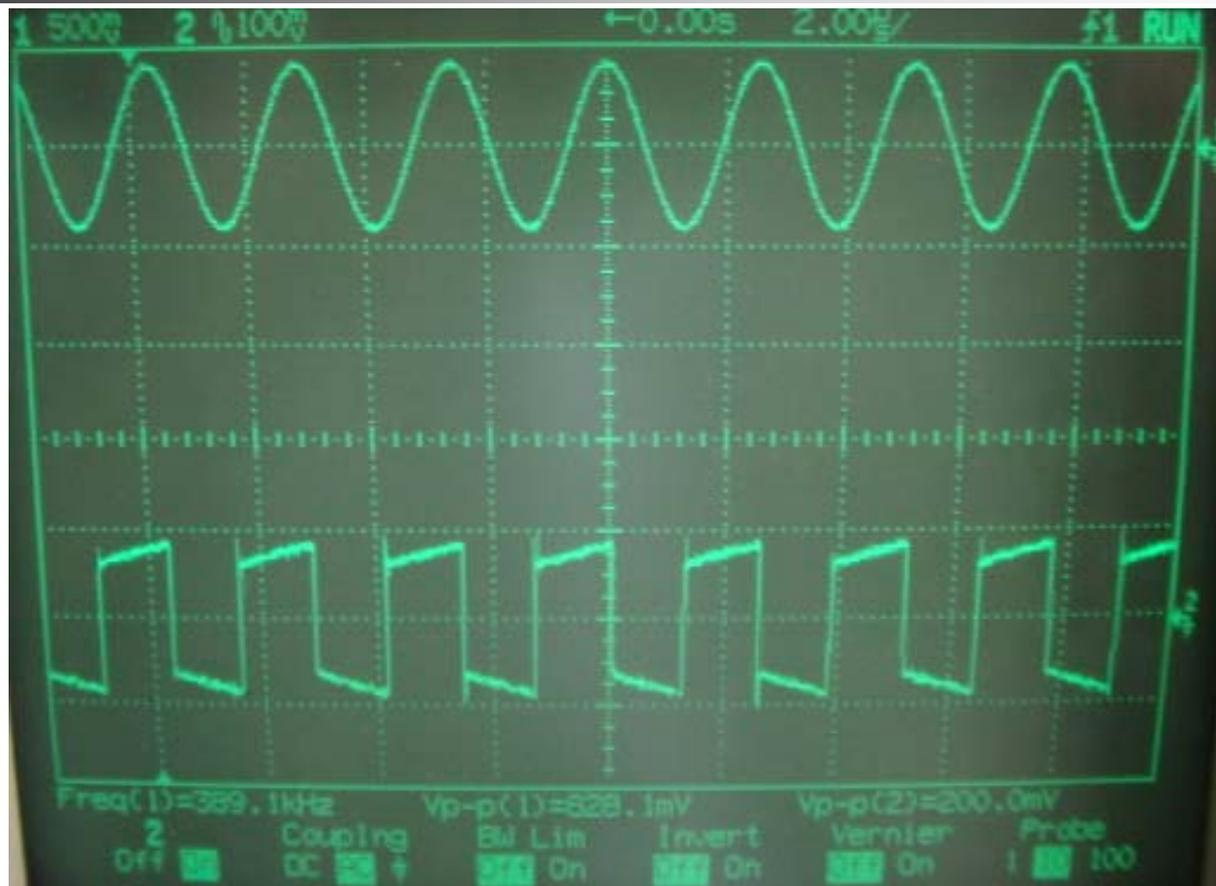


## 3.6、锁定以后各个点波形的说明

---

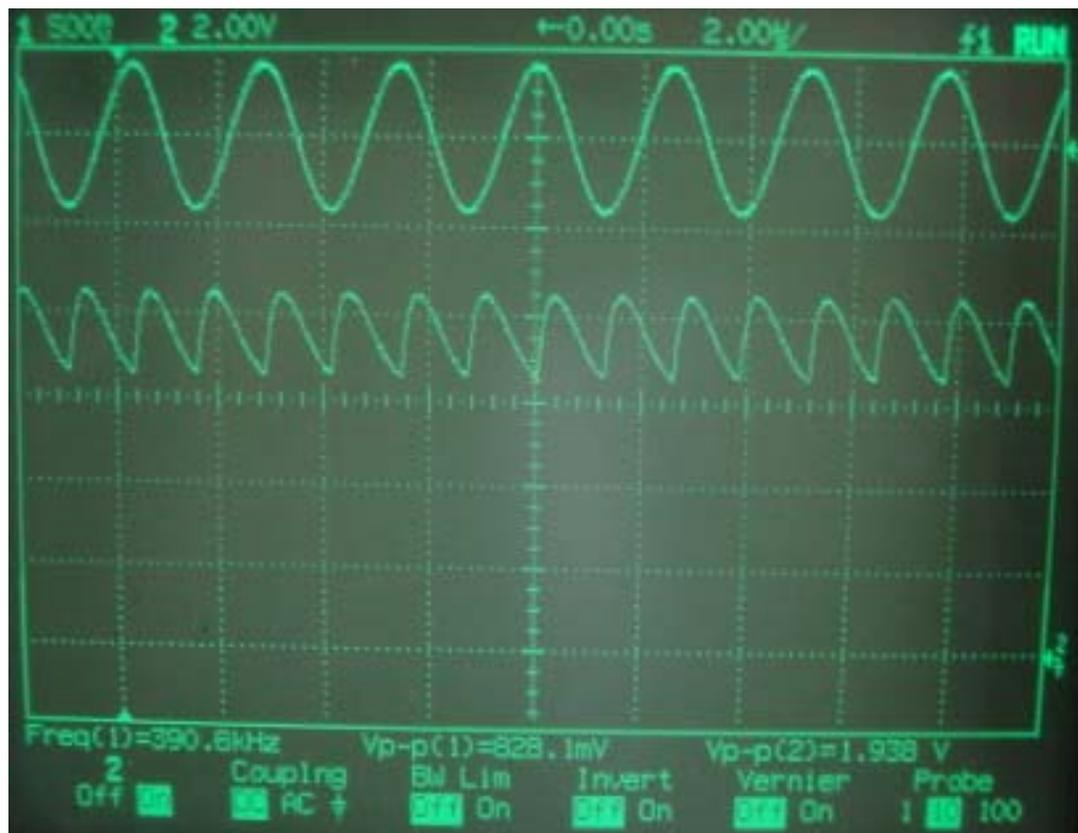
- 分别输入三组频率的正弦波J1：  
中心频率  $f_0=390\text{kHz}$ 、 $f_0+40\text{k}$ 、 $f_0-40\text{k}$
- 观察以下6点波形：
  - (1) VCO输出J2
  - (2) 乘法器输出J4
  - (3) 乘法器输出低通滤波以后J6
  - (4) Vctrl滤波前J7
  - (5) Vctrl滤波后J15
  - (6) VCO输出（原理图中R18左侧，以后接P2的波形）
- 下面以输入中心频率  $f_0=390\text{kHz}$ 的正弦波为例

## 3.6、锁定以后各个点波形的说明



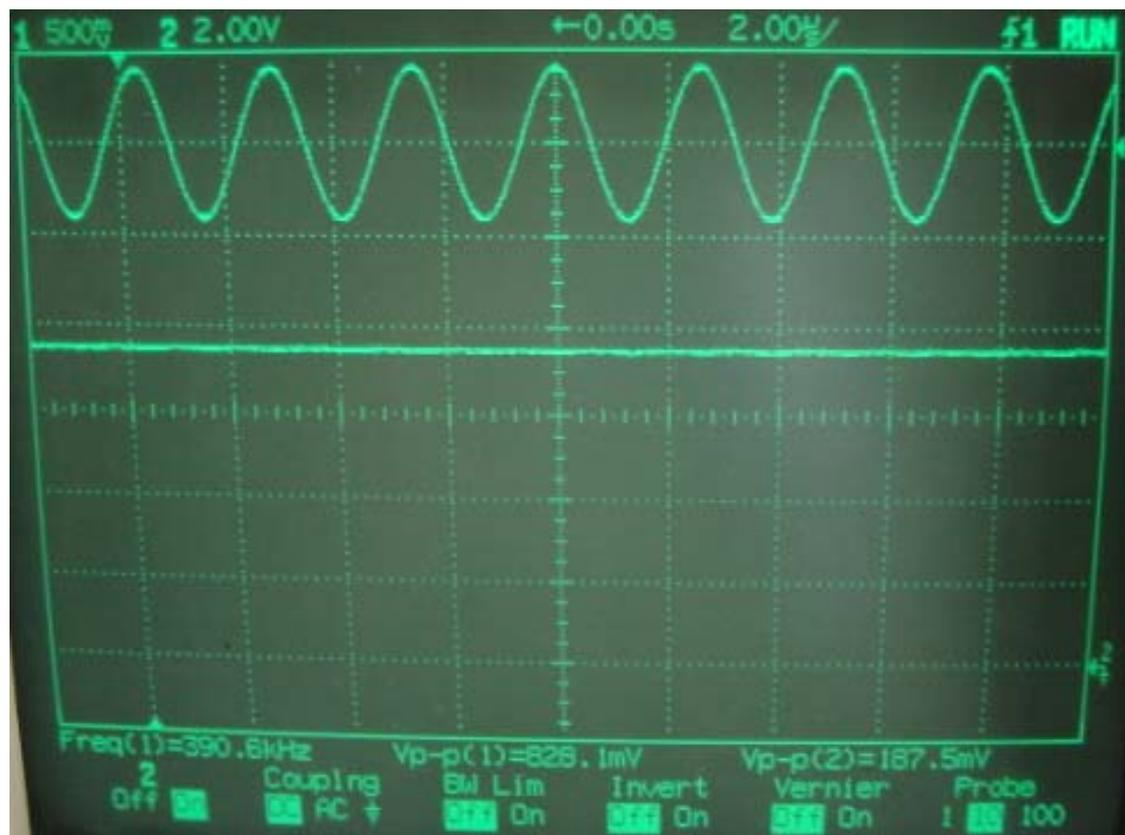
VCO输出J2

## 3.6、锁定以后各个点波形的说明



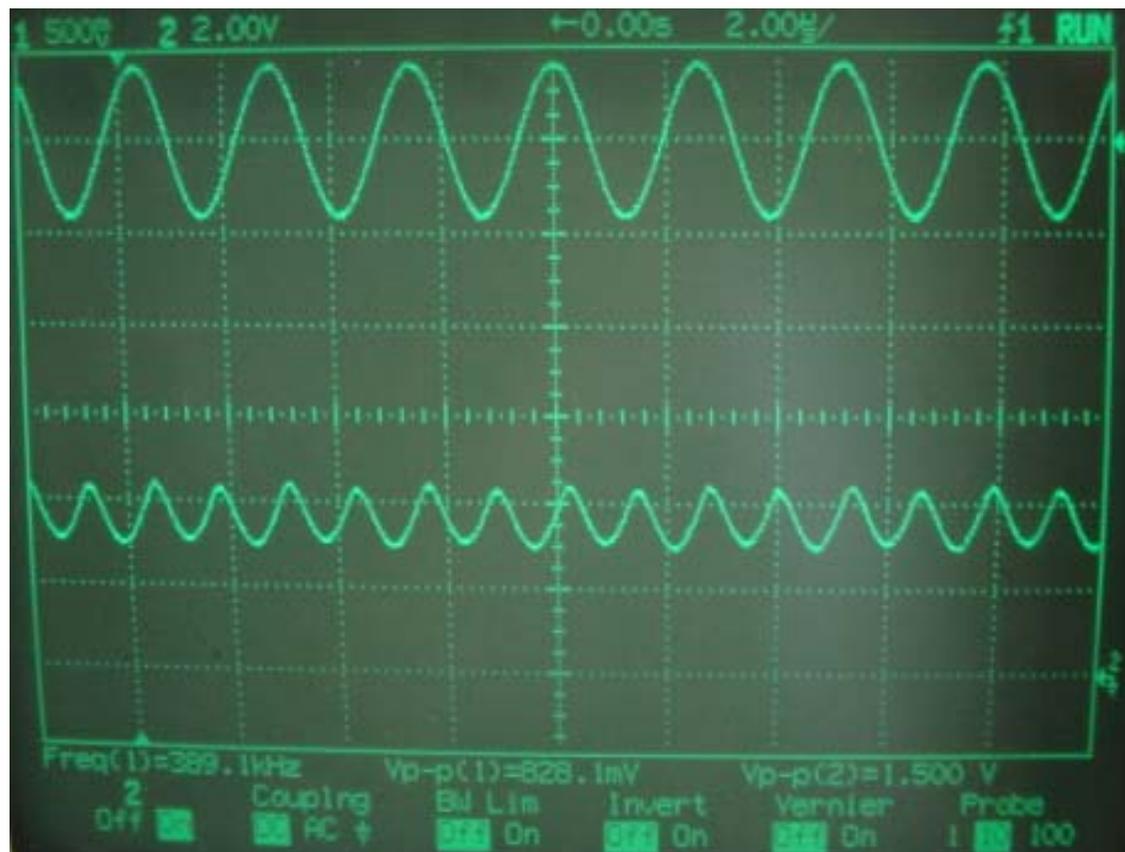
乘法器输出J4

## 3.6、锁定以后各个点波形的说明



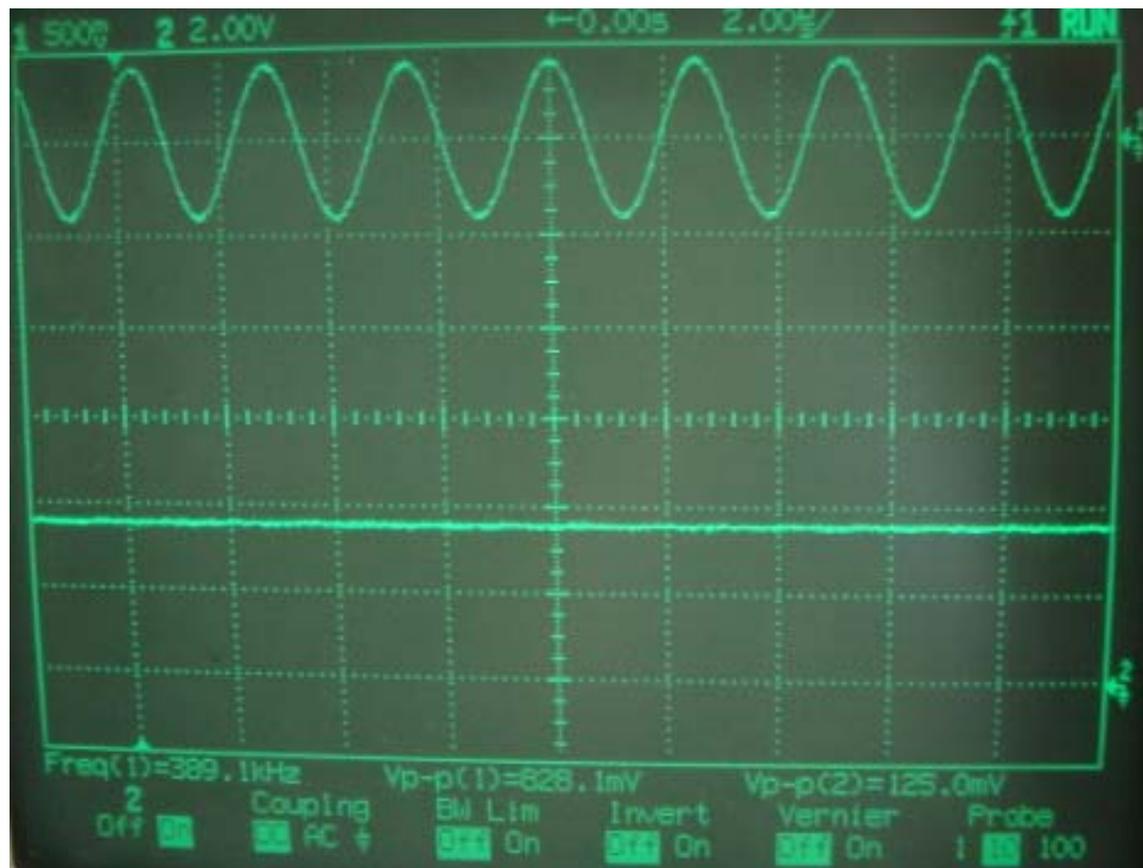
乘法器输出低通滤波以后J6

## 3.6、锁定以后各个点波形的说明



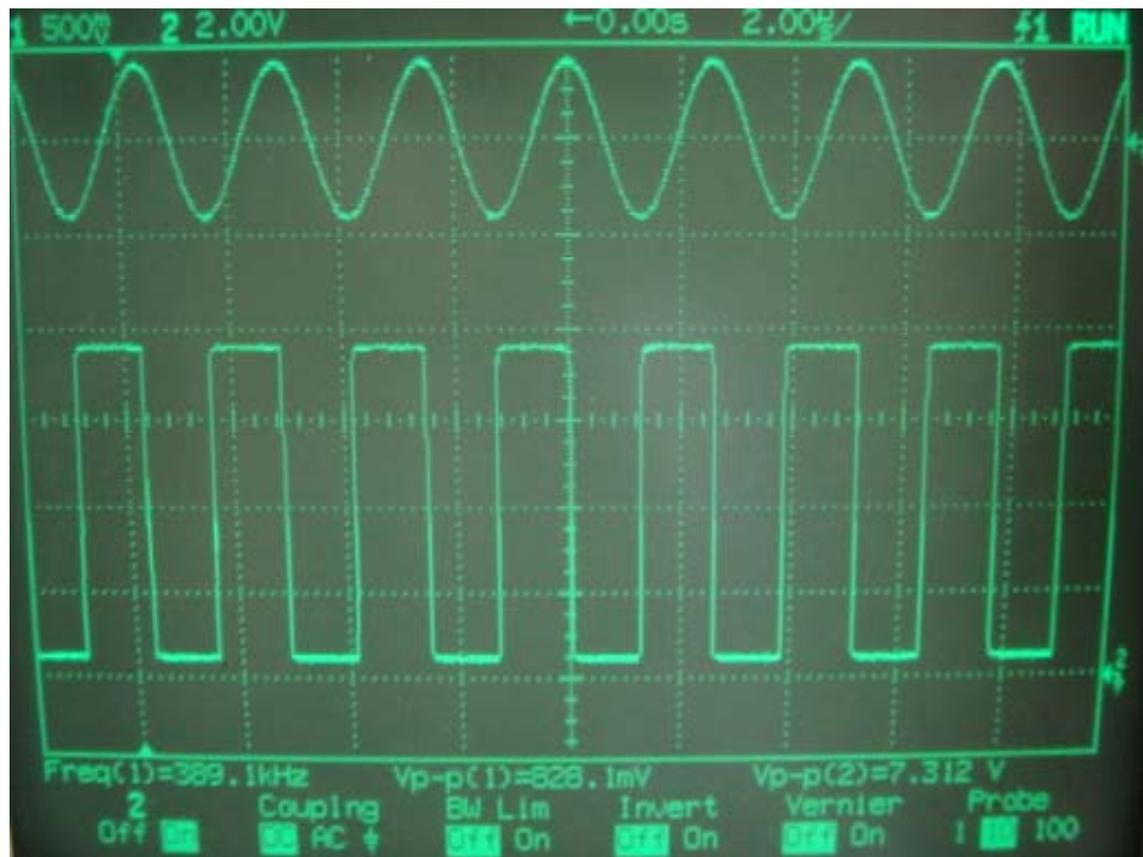
**Vctrl滤波前J7**

## 3.6、锁定以后各个点波形的说明



Vctrl滤波后J15

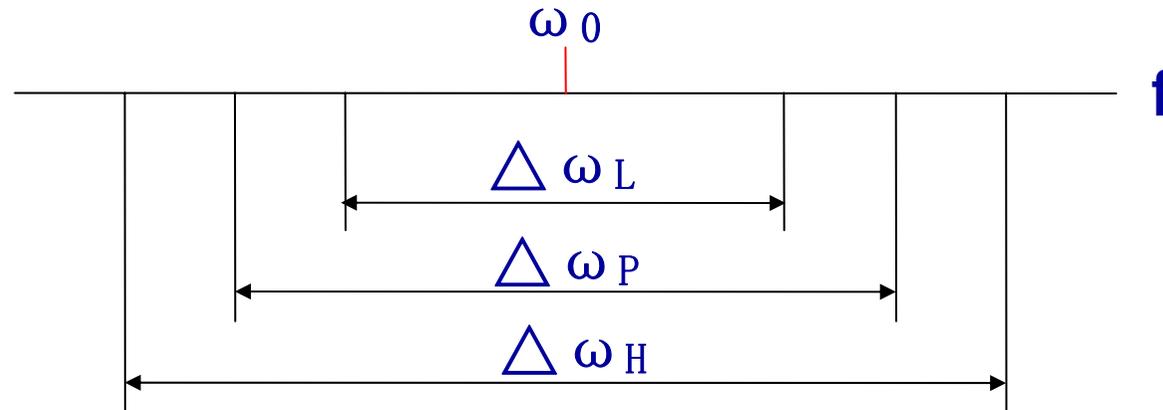
## 3.6、锁定以后各个点波形的说明



**VCO**输出（原理图中**R18**左侧，以后接**P2**的波形）

## 3.7、测试捕获带,同步带

➤ 捕捉带 $\Delta\omega_p$ ，同步带 $\Delta\omega_H$ ，快捕带 $\Delta\omega_L$ 和VCO中心频率 $\omega_0$ 的关系



- 测试捕获带——输入频率从太远离中心频率的不能捕获到能捕获，先测试
- 测试同步带——输入频率从捕获带中能捕获的频率开始,输入频率1k步距手动牵引逐渐偏离中心频率慢速牵引，但最终不能捕获的频率，记录频率边界
- 对于一阶环路 $\Delta\omega_H = \Delta\omega_P = \Delta\omega_L$

## 3.7、测试捕获带,同步带

### ■ 测试捕获带,同步带演示



点击演示

### ■ 说明:

- 演示录像前半段可说是在测试**捕获带低界频**;
- 后半部分可以说是在测试**同步带高界频率**。在输入频率升高过程中失去锁定,则要记录刚刚失去锁定的频率。
- **一阶锁相环 3 带相同**

## 3.7、测试捕获带,同步带

### ■ 二阶PLL测试捕获带,同步带演示

#### ■ 说明:

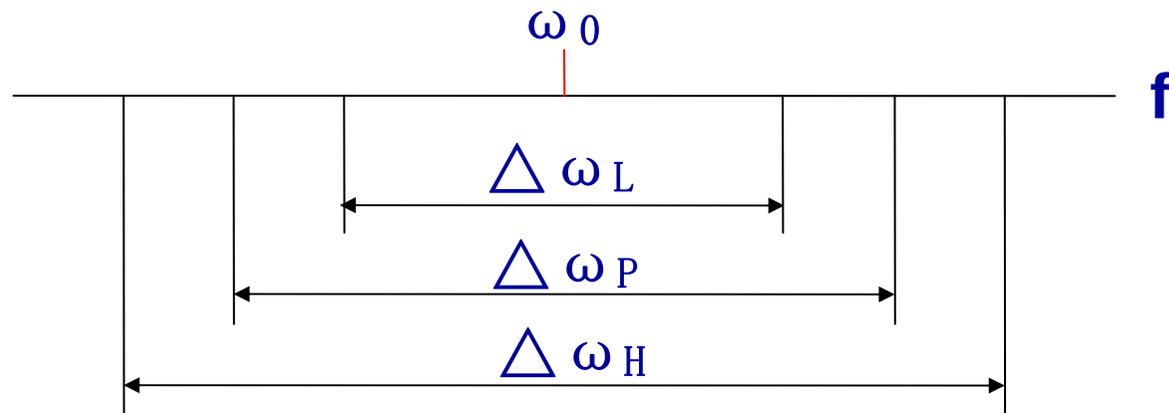
- 演示录像前半段测试**捕获带**;
- 后半部分测**同步带**。
- 二阶锁相环此二带不相同



点击演示

## 3.8、快捕过程观察

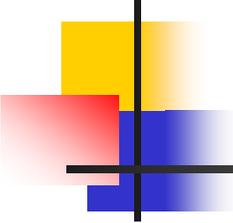
- 捕捉带 $\Delta\omega_P$ ，同步带 $\Delta\omega_H$ ，快捕带 $\Delta\omega_L$ 和VCO中心频率 $\omega_0$ 的关系



- 快捕过程演示



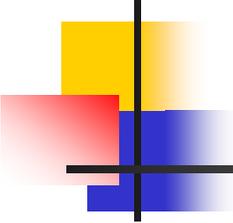
点击演示



## 3.9、FM 和FSK

### ➤ FM（频率调制）

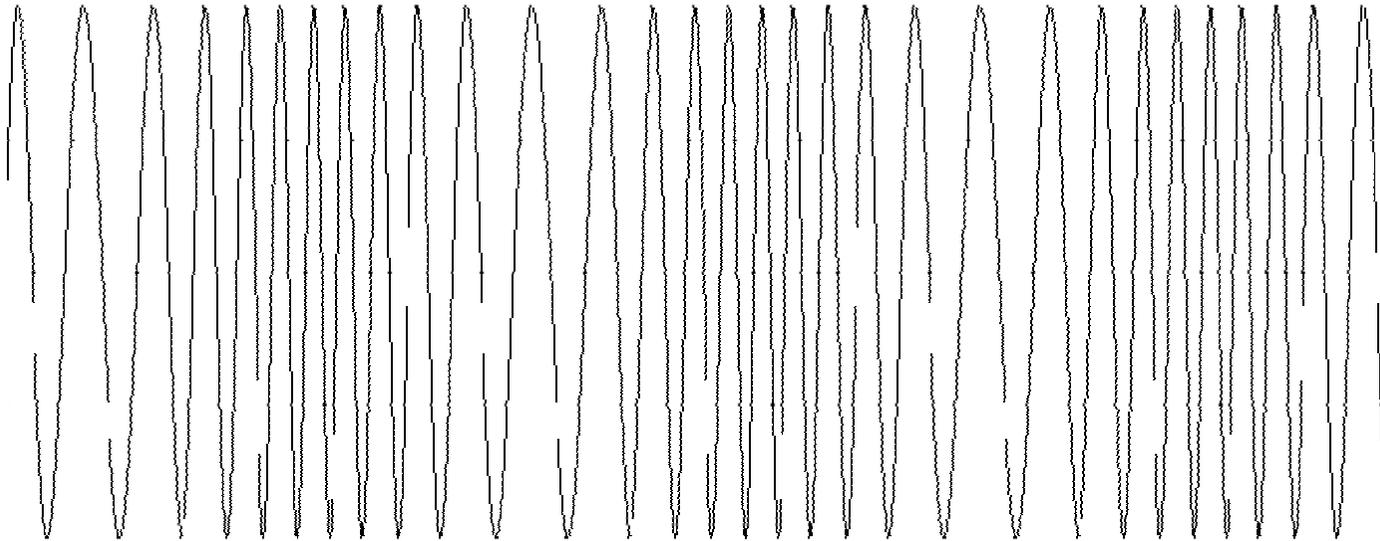
- FM是频率变化的正弦波。FM体制是采用载波频率的变化来代表要传输的信息波形。
- 例如：载波频率： $f_c = f_0$ ，电压幅度 $0.8v_{pp}$ ，要传输的信息波形信号的5kHz正弦波。则设置信号源FM的频率为 $f = 5 \text{ KHz}$ ，频率变化幅度： $f_m = 10 \text{ KHz}$ 。此处粗略地认为FM信号是一个频率变化的“正弦波”。该“正弦波”的频率变化量是以时间为自变量的正弦函数，正弦函数周期为5 KHz。该“正弦波”频率变化范围在 $(f_0 - 5)$ 到 $(f_0 + 5)$ kHz之间。其频率变化为连续方式。



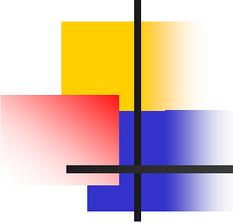
## 3.9、FM 和FSK

---

### ➤ FM信号波形



频率连续变化的“正弦波”



## 3.9、FM 和FSK

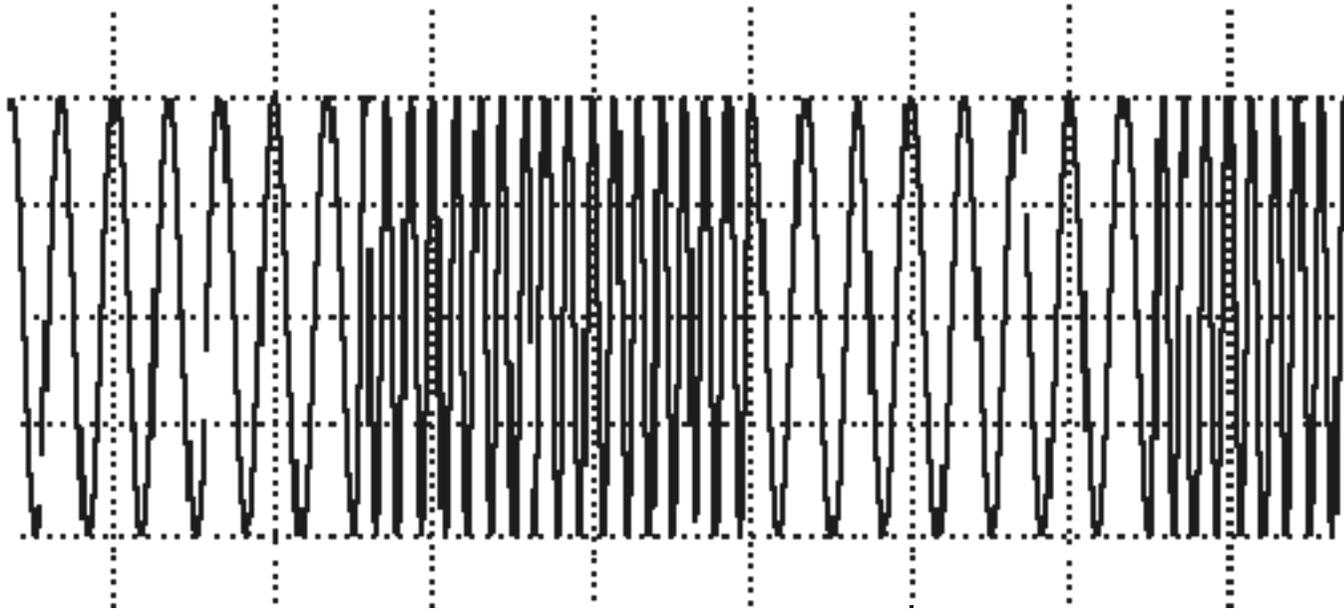
---

### ➤ FSK(移频键控)

- FSK信号是FM信号的特例，此处简单的看作是频率在两个频点交替变化的正弦波，即2FSK。
- 例如：二频率平均值为 $f_0$ ，调制信号的FSK符号速率5kHz，频点： $f_1 = f_0 - 10\text{kHz}$ ， $f_2 = f_0 + 10\text{kHz}$ 。其实这是一个频率为 $f_1$ 、 $f_2$ 二频点间切换的正弦波。

## 3.9、FM 和FSK

### ➤ FSK信号波形



可以看出其频率为突跳方式变化

## 3.9、 FM 和FSK

调制：等效于确定直流和 $v_{\Omega}(t)$ 去压控制VCO获得：

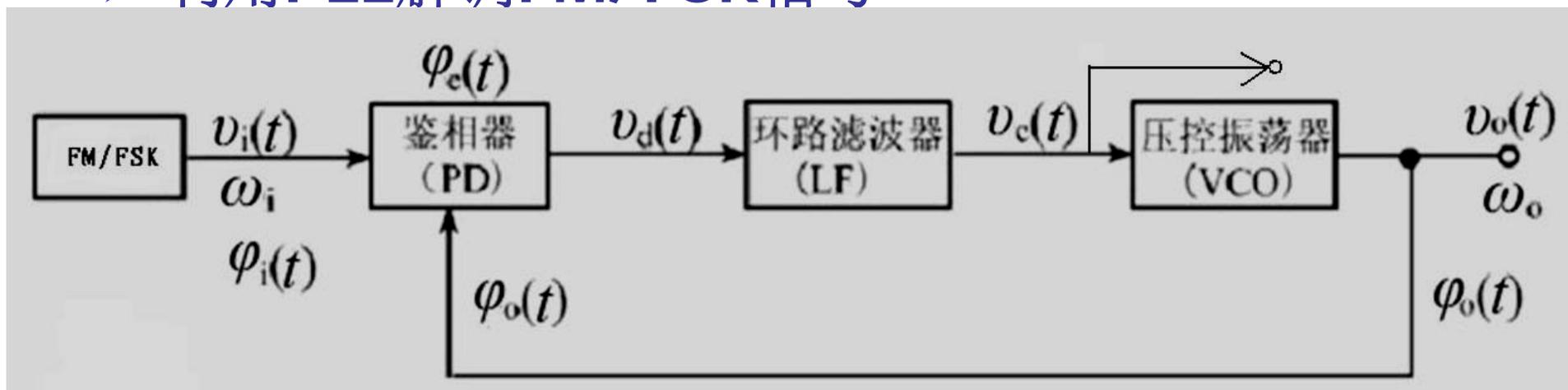
$$\omega(t) = \omega_c + k_f v_{\Omega}(t),$$

$$v_{\text{FM}} = V_{\text{cm}} \cos \omega(t) = V_{\text{cm}} \cos((\omega_c + k_f v_{\Omega}(t))t)$$



## 3.9、FM 和FSK

### 利用PLL解调FM/FSK信号



锁相环 (PLL) 输入  $v_{FM} = V_{cm} \cos \omega(t) = V_{cm} \cos((\omega_c + k_f v_{\Omega}(t))t)$

当PLL 同步, 则  $\omega_{pll\_vco}(t) = \omega(t)$

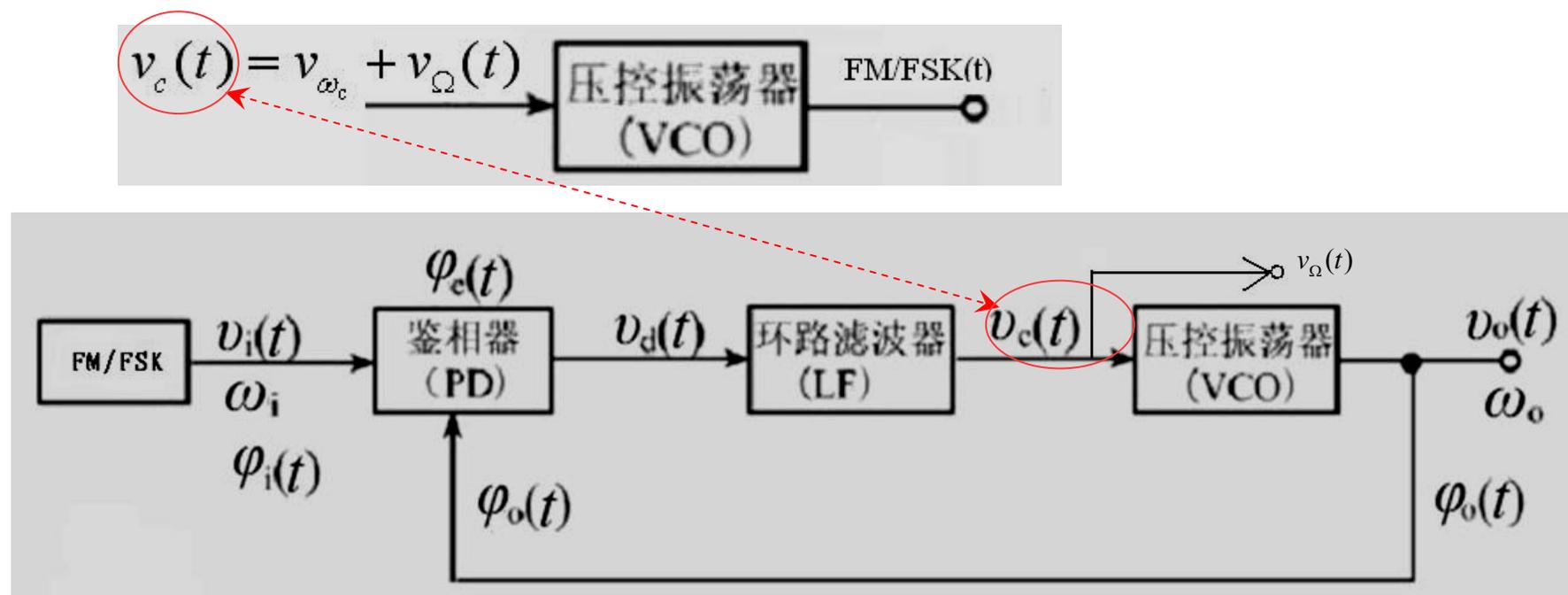
则  $\omega_{pll\_vco}(t) = \omega_c + k_f v_{\Omega}(t)$

变化部  $k_f v_{\Omega}(t)$  正比于 PLL 的 VCO 控制电压  $V_c(t)$

$V_c(t)$  正比于发端调制发出的  $v_{\Omega}(t)$  信号, 即为解调结果。

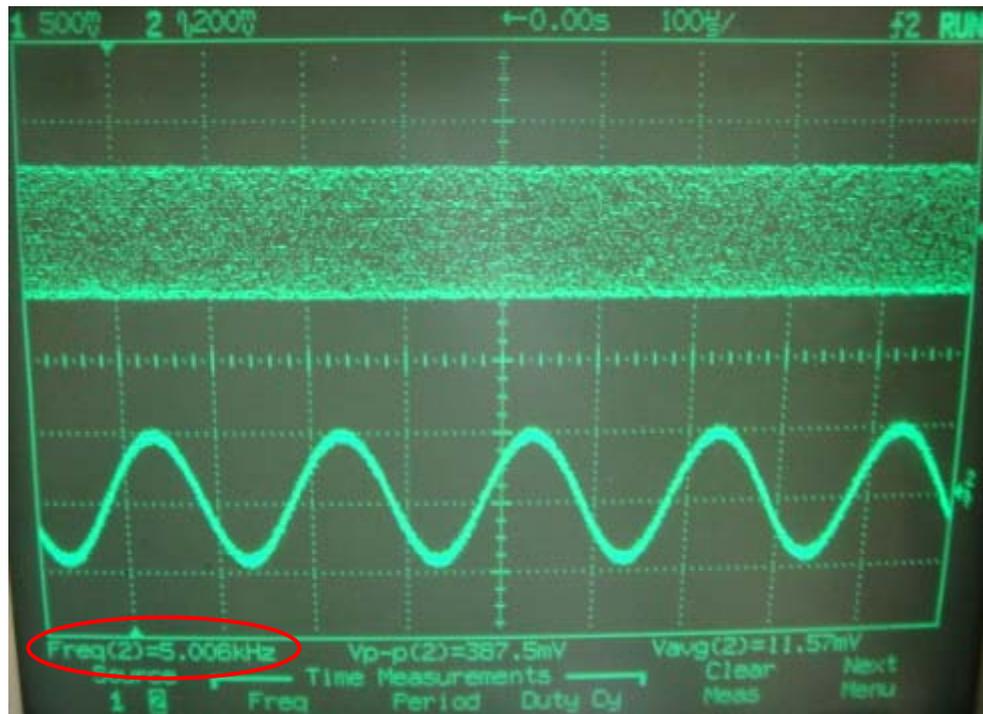
## 3.9、FM 和FSK

### ■ FM/FSK调制解调框图



## 3.9、FM 和FSK

- 利用PLL解调FM信号



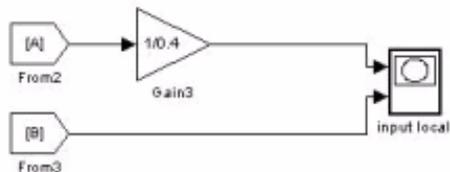
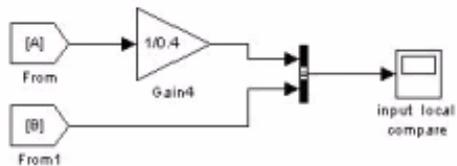
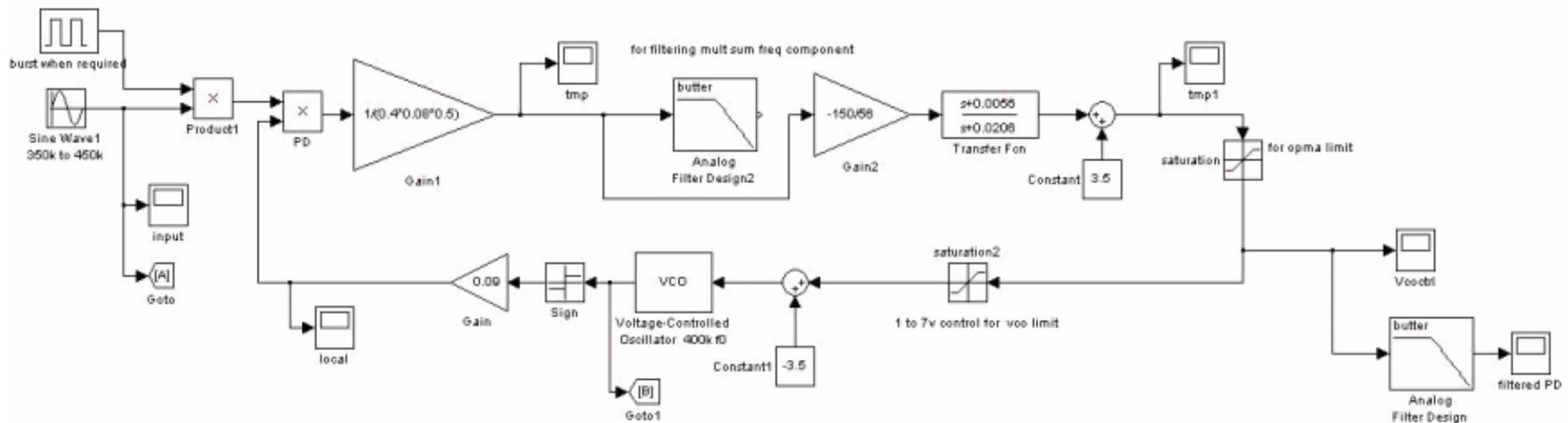
## 3.9、FM 和FSK

- 利用PLL解调FSK信号



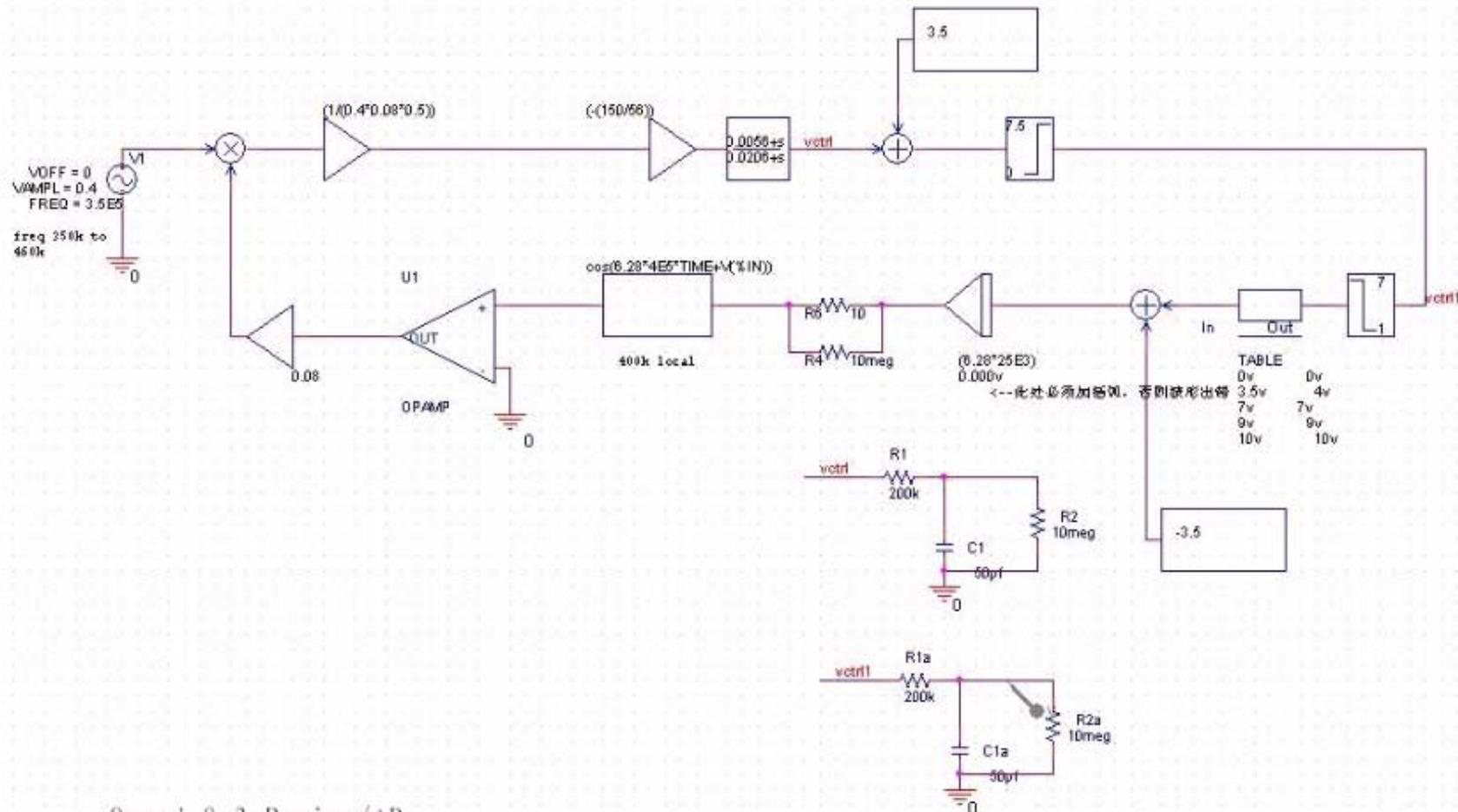
# 4、PLL的仿真

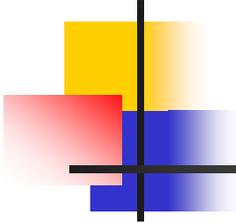
## matlab的simulink仿真图



# 4、PLL的仿真

➤ pspice仿真图(初始参考,可进一步模型逼近)



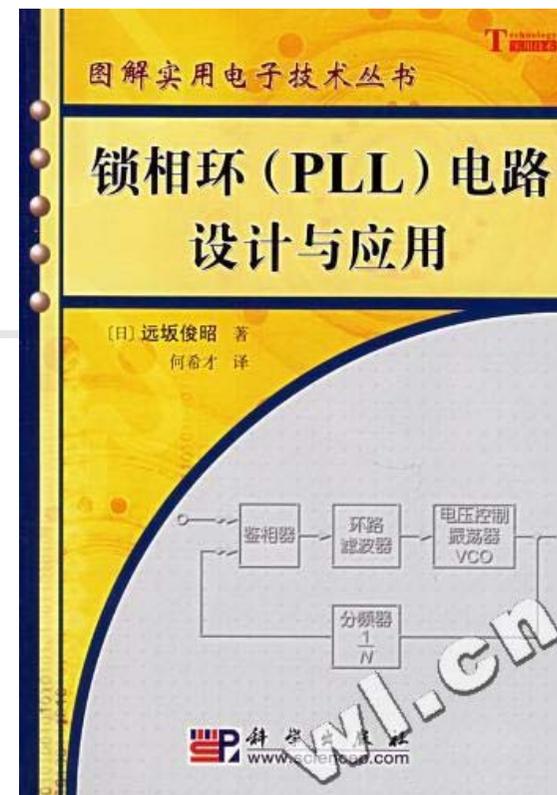
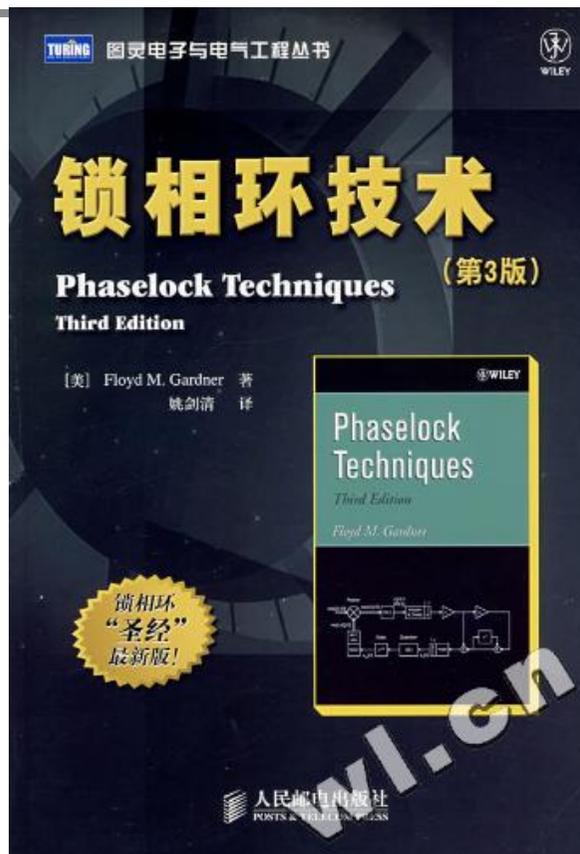
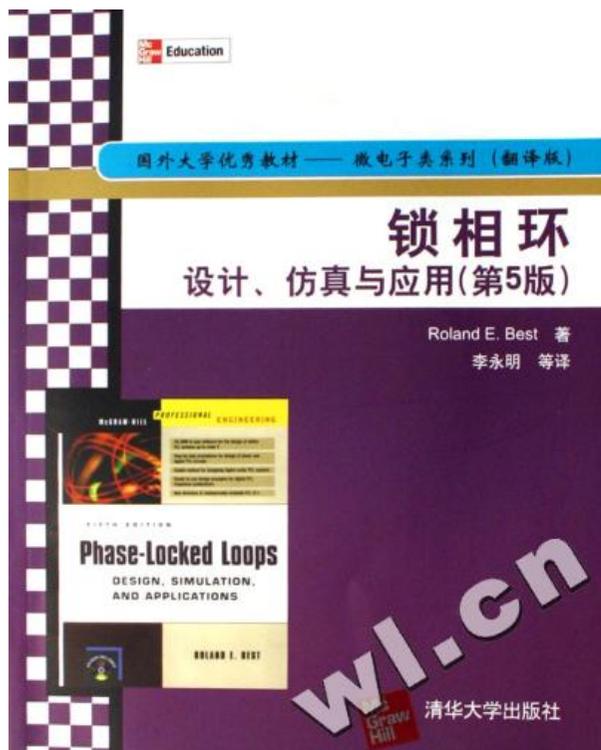


## 5 参考资料

---

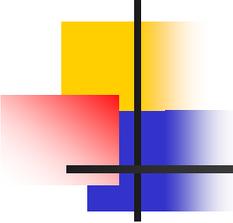
- 郑继禹，万心年，张厥盛编，锁相环原理与应用，北京：北京人民邮电出版社，1984
- 张厥盛，郑继禹，万心平，编，锁相技术，西安：西安电子科技大学出版社1994
- 沈琴 主编，非线性电子线路，北京：高等教育出版社，2004
- 倪福卿，罗伟雄 董荔真编，：非线性电子线路通信电子线路，北京：高等教育出版社，

# 5 参考资料



[www.wl.cn](http://www.wl.cn)

详细说明参见本页备注



# The End.

---

- 谢谢冀焯博士帮助整理ppt。
- 谢谢范晓燕提供电路工程技术支持。