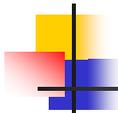


字幕机原理

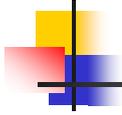
Duan@pku.edu.cn

2006 Spring

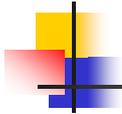


Agenda

- 1.任务简介
- 2.电视信号与电视扫描
- 3.字幕原理
- 4.设计要点
 - 系统框图
 - 行场同步提取
 - 系统时钟
 - 时序控制
 - 字型存储



■ 1.任务简介

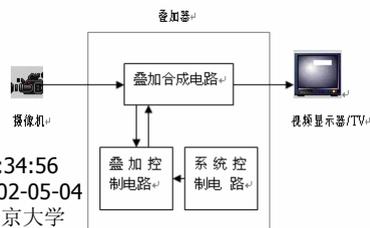


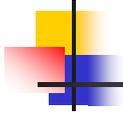
任务书

- 叠加内容
- 1、一路视频输入，叠加后输出一路视频
- 2、时间字符串：每个字符大小8x8，格式：12:34:56
- 3、日期字符串，每个字符大小8x8，格式：2002-05-04
- 4、4个汉字的字符串，每个字符大小16x16：北京大学

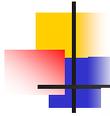
- 叠加控制
- 1、校正时间日期
- 2、关闭叠加/打开叠加
- 3、汉字字符串的内容可任意设定
- 4、字符串和时间日期的显示位置在屏幕上可变
-

- 可独立运行
- 1、设定后可保持状态，独立运行
- 2、掉电后再开机不需重新设定，系统工作状态，系统设置信息和系统时间保持正确

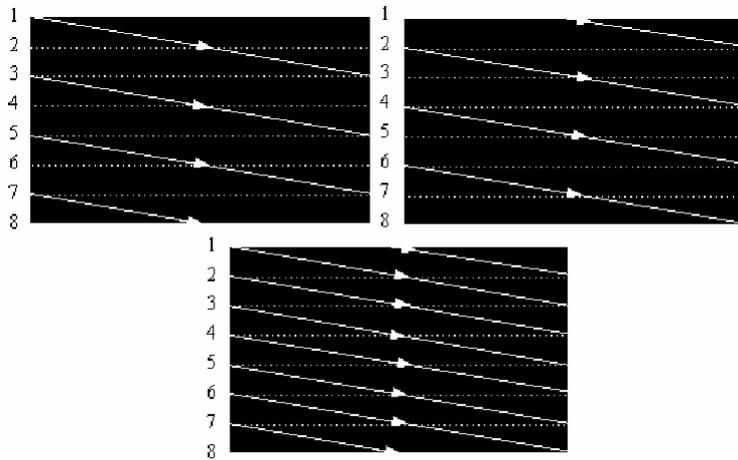




■ 2. 电视信号与电视扫描

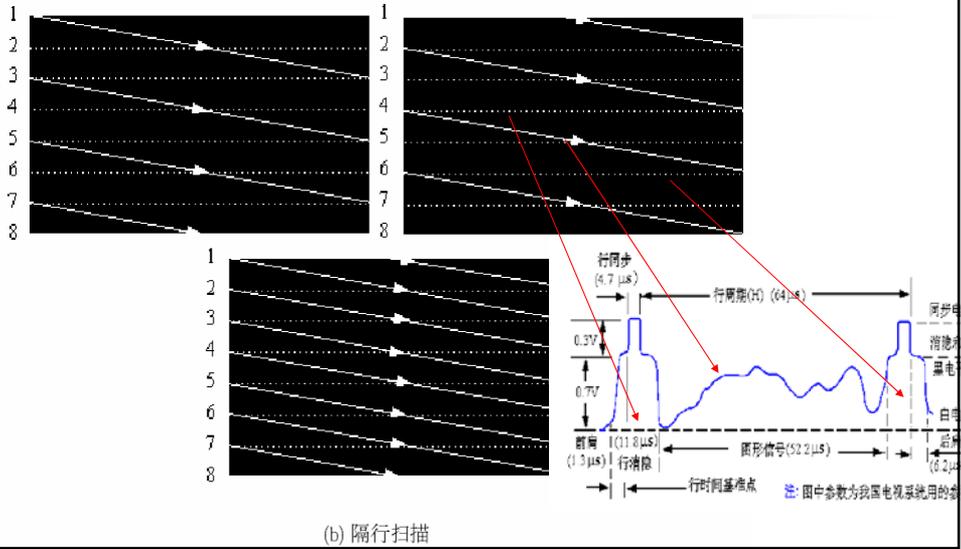


逐行扫描/隔行扫描

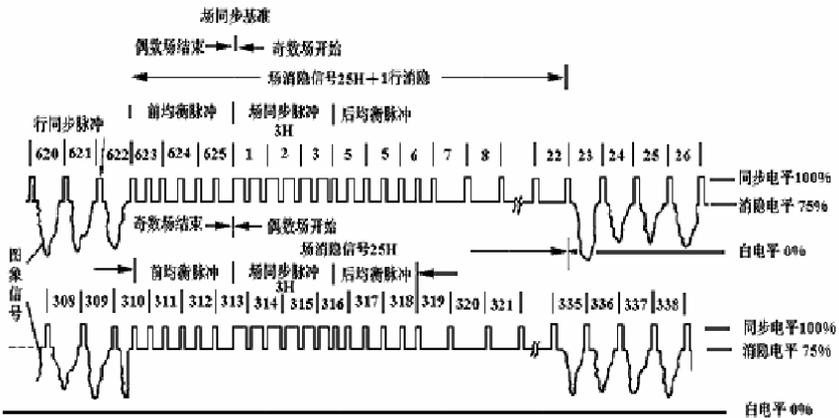


(b) 隔行扫描

一行电视信号

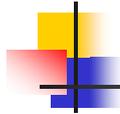
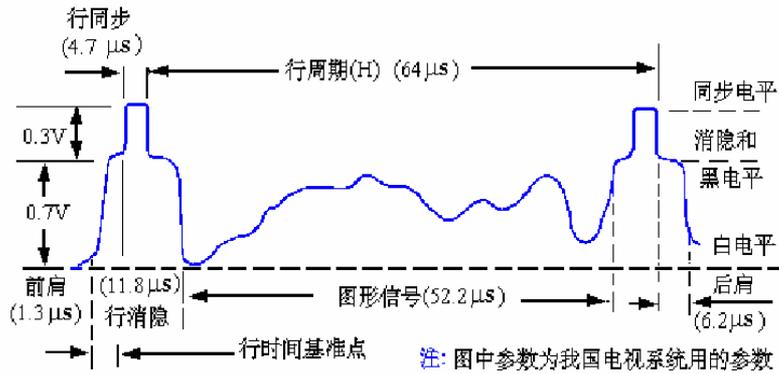


黑白电视信号

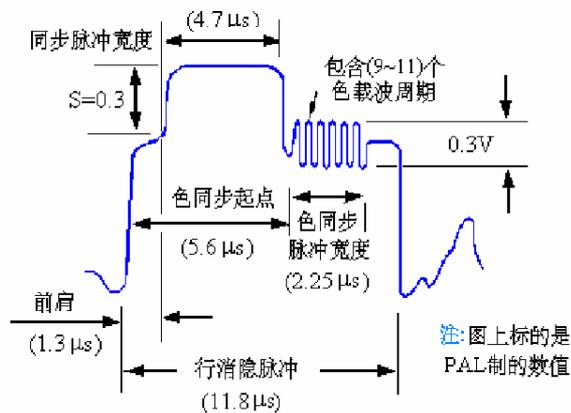




一行黑白电视信号



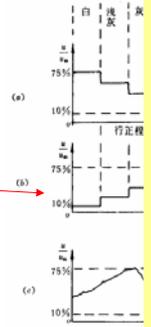
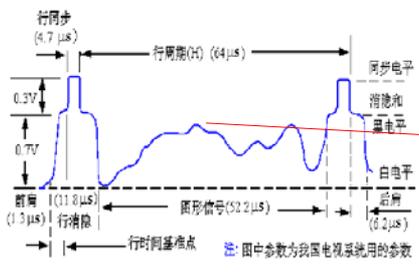
行消隐



图像信号

基本参量

- 亮度、对比度和灰度
- 亮度,
 - 指单位面积的光通量。亮度常单位是烛光(cd),亮度的单位是尼特(nit)
- 对比度
 - 客观景物最大亮度 B_{max} 与最小亮度 B_{min} 之比



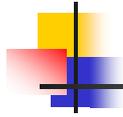
黑 → 白
(a) 四级灰度条画面

白电平
黑电平
消隐电平
(b) 正极性图像信号

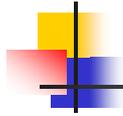
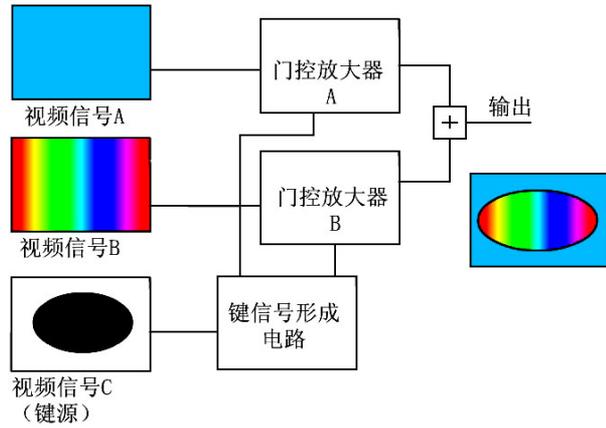
消隐电平
黑电平
白电平
(c) 负极性图像信号



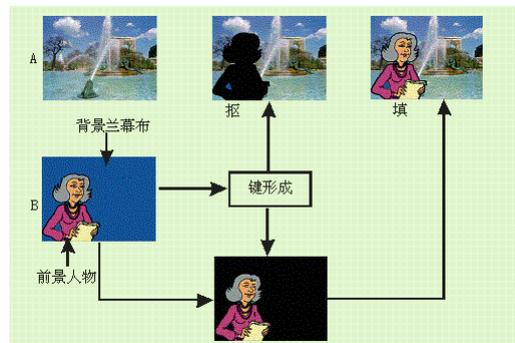
3. 字幕原理



叠加原理：键控原理



色度键



内/外键

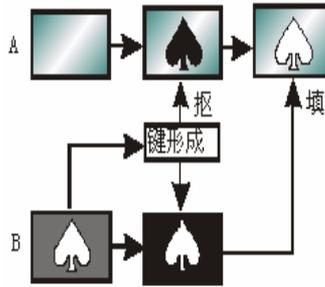


图7-16 内键效果示意图

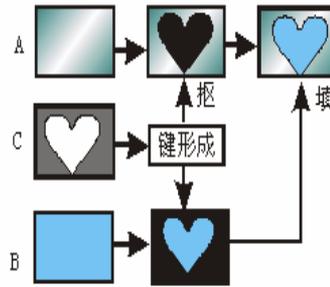
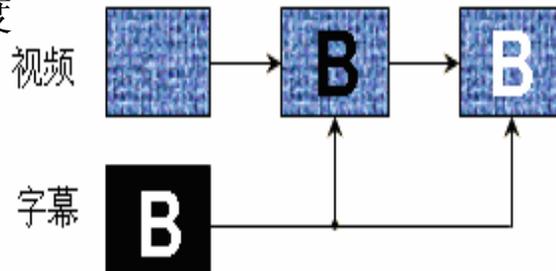
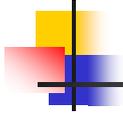


图7-17 外键效果示意图

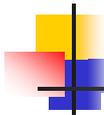
键控要求

- 时间统一（同频，同相）
- 同相
- 同幅度

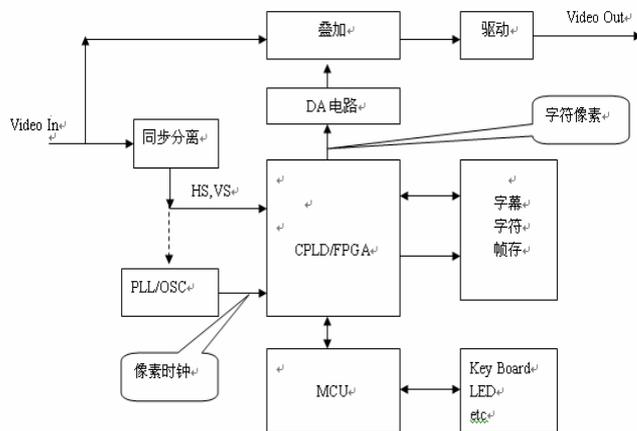




- 4. 设计要点
 - 4.1 系统框图
 - 4.2 行场同步提取
 - 4.3 系统时钟
 - 4.4 控制时序
 - 4.5 字型存储



4.1 系统框图



4.2 行、场同步提取原理

全电视信号波形

将以上介绍的图像信号、复合同步、复合消隐、槽脉冲和均衡脉冲等叠加,即构成黑白全电视信号,通常也称其为视频信号,其波形如图所示

- 各脉冲的宽度为:行同步 $4.7\ \mu\text{s}$;场同步 $160\ \mu\text{s}(2.5H(\text{行}))$;均衡脉冲 $2.35\ \mu\text{s}$;槽脉冲 $4.7\ \mu\text{s}$;场消隐脉冲 $1612\ \mu\text{s}$;行消隐脉冲 $12\ \mu\text{s}$ 。

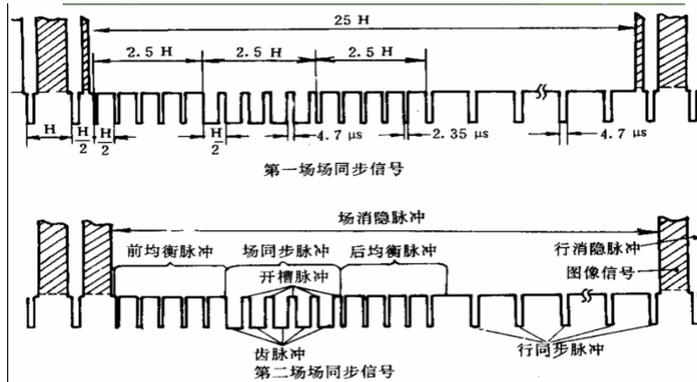


图1-18 黑白全电视信号

复合同步与复合消隐信号

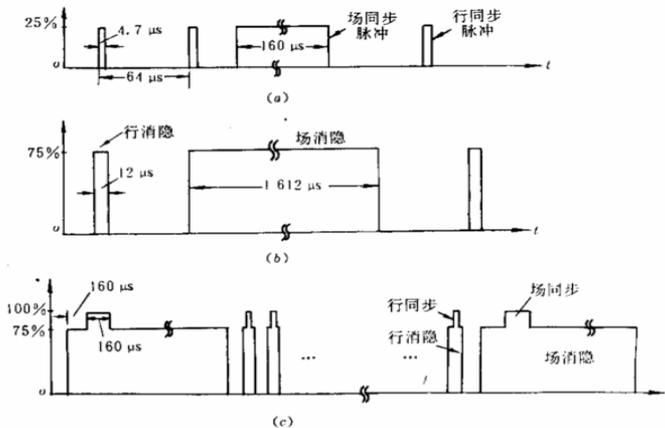


图1-15 复合同步与复合消隐信号

(a)复合同步信号;(b)复合消隐信号; (c)复合同步与复合消隐信号

槽脉冲和均衡脉冲

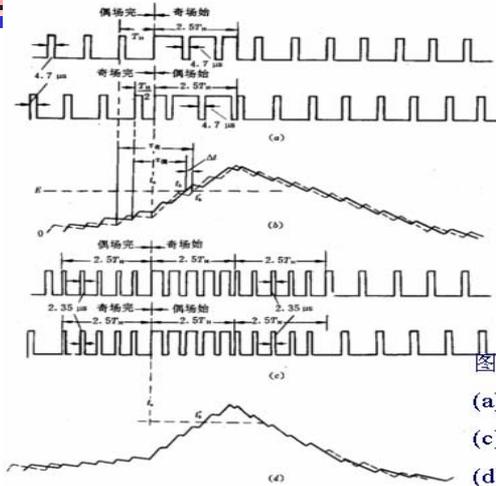


图1-17 复合同步脉冲及积分结果
 (a)复合同步信号;(b)积分输出波形;
 (c)加有均衡脉冲的复合同步信号;
 (d)加有均衡脉冲后的积分器输出波形

同步分离原理

分离复合同步

- 同步脉冲与图像信号分别为0.3v和0.7v,
- 这点可以把复合同步(行同步+场同步)从全电视信号中分离出来

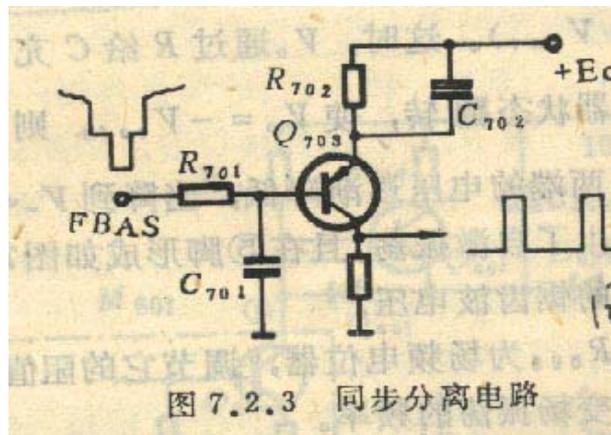


图 7.2.3 同步分离电路

行、场同步分离

- 分离行同步脉冲与场同步脉冲
 - 具有相同的幅度,不同的宽度,
 - 分离行、场同步脉冲的方法一般是借助于宽度分离电路——微分与积分电路的组合,如下图所示。

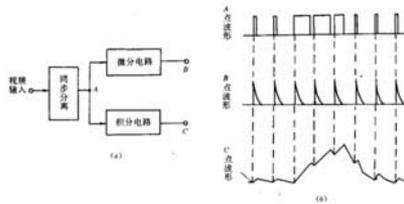
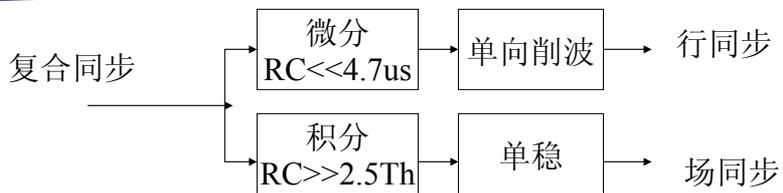


图1-16同步分离原理框图及波形
(a)分离电路原理图; (b)各点波形

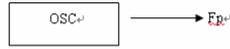
同步分离的参数



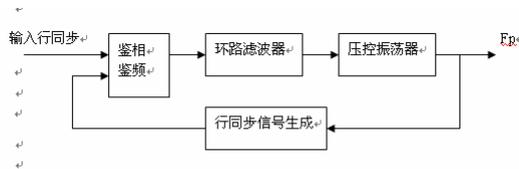
IC?

4.3 系统时钟

- 异步
- 同步

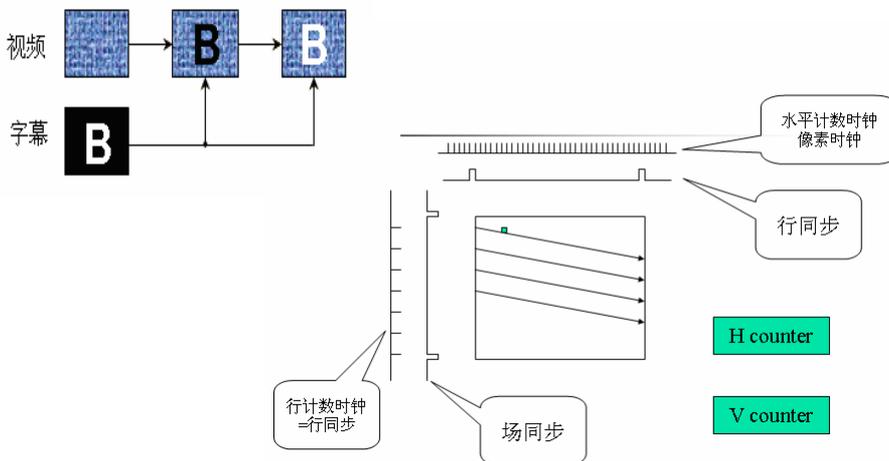


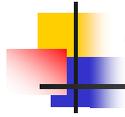
图六 异步像素时钟产生



图八 同步像素时钟产生原理框图

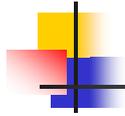
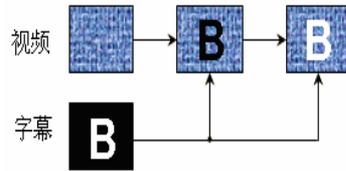
4.4 控制时序—FPGA设计





4.5字型存储

- 整屏
- 字幕



Q/A?